

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 8月29日

出願番号
Application Number: 特願2003-307554

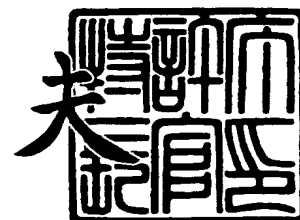
[ST. 10/C]: [JP 2003-307554]

出願人
Applicant(s): 株式会社リコー

2004年 1月 6日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



出証番号 出証特2003-3108635



【書類名】 特許願
【整理番号】 0305836
【提出日】 平成15年 8月29日
【あて先】 特許庁長官 殿
【国際特許分類】 H04N 1/23
【発明者】
 【住所又は居所】 東京都大田区中馬込一丁目3番6号 株式会社リコー内
 【氏名】 小篠 団
【発明者】
 【住所又は居所】 東京都大田区中馬込一丁目3番6号 株式会社リコー内
 【氏名】 石田 雅章
【発明者】
 【住所又は居所】 東京都大田区中馬込一丁目3番6号 株式会社リコー内
 【氏名】 二瓶 靖厚
【発明者】
 【住所又は居所】 東京都大田区中馬込一丁目3番6号 株式会社リコー内
 【氏名】 大森 淳史
【特許出願人】
 【識別番号】 000006747
 【氏名又は名称】 株式会社 リコー
 【代表者】 桜井 正光
【代理人】
 【識別番号】 100073760
 【弁理士】
 【氏名又は名称】 鈴木 誠
【選任した代理人】
 【識別番号】 100097652
 【弁理士】
 【氏名又は名称】 大浦 一仁
【先の出願に基づく優先権主張】
 【出願番号】 特願2003- 77457
 【出願日】 平成15年 3月20日
【手数料の表示】
 【予納台帳番号】 011800
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

光源を駆動するためのデータに従って変調信号を生成する変調信号生成部と、この変調信号生成部により生成される変調信号に従って前記光源を駆動する駆動部とを有し、前記変調信号は小振幅差動信号であることを特徴とする光源駆動装置。

【請求項 2】

前記駆動部と前記変調信号生成部とは空間的に分離したブロックであり、前記駆動部と前記変調信号生成部は前記変調信号を伝送するための伝送線路により接続されることを特徴とする請求項 1 に記載の光源駆動装置。

【請求項 3】

前記変調信号生成部は前記データを生成するデータ生成部と同一の基板上に実装されることを特徴とする請求項 2 に記載の光源駆動装置。

【請求項 4】

前記変調信号生成部と前記データを生成するデータ生成部は同一の集積回路からなることを特徴とする請求項 2 に記載の光源駆動装置。

【請求項 5】

前記変調信号生成部の出力段はインバータ又はバッファであり、該インバータ又はバッファの電源端子は前記変調信号生成部の電源電圧より低い電位とされることを特徴とする請求項 1, 2, 3 又は 4 に記載の光源駆動装置。

【請求項 6】

前記変調信号生成部の出力段はインバータ又はバッファであり、該インバータ又はバッファのグランド端子はグランド電位より高い電位とされることを特徴とする請求項 1, 2, 3 又は 4 に記載の光源駆動装置。

【請求項 7】

前記変調信号生成部の出力段はインバータ又はバッファであり、該インバータ又はバッファの電源端子は前記変調信号生成部の電源電圧より低い電位とされ、前記インバータ又はバッファのグランド端子はグランド電位より高い電位とされることを特徴とする請求項 1, 2, 3 又は 4 に記載の光源駆動装置。

【請求項 8】

前記変調信号生成部は、前記電源端子又は前記グランド端子の電位を生成するためのダイオードと電流源からなる回路を有することを特徴とする請求項 5, 6 又は 7 に記載の光源駆動装置。

【請求項 9】

前記変調信号生成部は、前記電源端子又は前記グランド端子の電位を生成するためのバンドギャップリファレンスとオペアンプからなる回路を有することを特徴とする請求項 5, 6 又は 7 に記載の光源駆動装置。

【請求項 10】

前記変調信号生成部の出力段はインバータ又はバッファであり、前記インバータ又はバッファを構成するトランジスタのオン抵抗により前記変調信号のハイ電位又はロー電位が生成されることを特徴とする請求項 1, 2, 3 又は 4 に記載の光源駆動装置。

【請求項 11】

前記変調信号生成部の出力段はインバータ又はバッファであり、前記インバータ又はバッファの出力にスイング制限用の抵抗が直列に接続されることを特徴とする請求項 1, 2, 3 又は 4 に記載の光源駆動装置。

【請求項 12】

前記スイング制限用抵抗が外付けされることを特徴とする請求項 11 に記載の光源駆動装置。

【請求項 13】

前記変調信号生成部の出力段はインバータであり、前記駆動部の入力段はトランジスタを用いた差動入力回路であることを特徴とする請求項 1, 2, 3 又は 4 に記載の光源駆動

装置。

【請求項 1 4】

前記変調信号生成部の電源電圧は、前記駆動部の電源電圧より低電圧であることを特徴とする請求項 1 乃至 1 3 のいずれか 1 項に記載の光源駆動装置。

【請求項 1 5】

前記駆動部側の前記伝送線路の端は抵抗により終端されることを特徴とする請求項 2 に記載の光源駆動装置。

【請求項 1 6】

前記変調信号生成部側の前記伝送線路の端に抵抗が並列接続されることを特徴とする請求項 2 又は 1 5 に記載の光源駆動装置。

【請求項 1 7】

感光体と、半導体レーザもしくは半導体レーザアレイと、画像データに従って変調信号を生成する変調信号生成部と、この変調信号生成部により生成される変調信号に従って前記半導体レーザもしくは半導体レーザアレイを駆動する駆動部とを有し、前記半導体レーザもしくは半導体レーザアレイより出力されるレーザ光により前記感光体を走査し、該感光体に静電潜像を形成する画像形成装置において、

前記変調信号生成部により生成される変調信号は小振幅差動信号であり、

前記駆動部は前記変調信号生成部と空間的に分離したブロックであり、前記駆動部と前記変調信号生成部は前記変調信号を伝送するための伝送線路により接続されることを特徴とする画像形成装置。

【請求項 1 8】

前記変調信号生成部は前記画像データを生成するデータ生成部と同一の基板に実装されることを特徴とする請求項 1 7 に記載の画像形成装置。

【請求項 1 9】

前記変調信号生成部は前記画像データを生成するデータ生成部と同一の集積回路からなることを特徴とする請求項 1 7 に記載の画像形成装置。

【書類名】明細書

【発明の名称】光源駆動装置及び画像形成装置

【技術分野】

【0001】

本発明は、レーザプリンタやデジタル複写機等の画像形成装置、さらには光ディスク装置や光通信装置等の機器における光源の駆動装置に係り、より具体的には、上記機器に光源として広く利用されている半導体レーザもしくは半導体レーザアレイの駆動装置、及び、同駆動装置を用いた画像形成装置に関する。

【背景技術】

【0002】

レーザプリンタなどの画像形成装置においては、光源として半導体レーザ（LD）もしくは半導体レーザアレイ（LDアレイ）が広く用いられている。このような半導体レーザなどの光出力を変調する方式として、光の強さを変調するパワー変調方式、点灯時間を変調するパルス幅変調方式、及びその両者を組み合わせたパワー・パルス幅混合変調方式などがある。パルス幅変調方式については、各パルス発生周期に対応した三角波もしくはのこぎり波を発生し、それぞれをコンパレータを用いてアナログビデオ信号と比較することによりパルス幅変調信号を生成する方式や、高周波クロックを生成し、それを分周することにより遅延パルスを生成し、その論理和または論理積をとることによってパルス幅変調信号を生成する方式などが知られている。

【0003】

レーザプリンタなどにおける半導体レーザの駆動装置の一般的構成は、図37に示すように、データ生成部700によって感光体の γ 特性等に合わせた画像データを生成し、この画像データに従って半導体レーザをパワー変調又はパルス幅変調するための変調信号を変調信号生成部703で生成し、この変調信号に従って駆動部704で半導体レーザ706を駆動するというものである。

【0004】

従来、このような駆動装置においては、画像データと変調信号の転送レートを比較すると、変調信号の方が高速であるため、変調信号生成部703と駆動部704をできるだけ接近させるべく、変調信号生成部703と駆動部704を1つのブロック705とし（同一回路基板（PCB）上に実装し、あるいは同一の集積回路（ASIC）として構成する）、データ生成部700のブロック701（PCB又はASIC）と分割されていた。

【0005】

特許文献1に記載されている画像形成装置も同様の考え方にたっており、変調信号生成部703に対応したPWM回路と、駆動部704に対応したレーザドライバが半導体レーザとともに同一回路基板に実装され、データ生成部700に対応したデジタル階調制御回路は別の回路基板に実装され、デジタル階調制御回路からPWM回路へは差動伝送によりデータ及びクロックが伝送される。

【0006】

また、特許文献2に記載されている半導体集積回路も同様の考え方にたつもので、PWM回路である画素変調回路と、レーザ駆動回路と、それらの間の接続回路が1つのチップに集積されている。また、チップ上の接続回路と画素変調回路の間の信号、接続回路とレーザ駆動回路との間の信号は、それぞれ差動信号とされている。

【0007】

【特許文献1】特許第03283256号公報

【特許文献2】特開平11-105336号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

レーザプリンタや複写機などの画像形成装置においては、動作速度の一層の高速化が望まれており、このため半導体レーザ（もしくは半導体レーザアレイ）の数が増加し、1色

の画像の形成に2個や4個、さらには8個もの半導体レーザ（もしくはアレイ）が用いられるようになっている。また、画像形成装置はカラー化がすすみ、変調信号生成部703及び駆動部704が複数組必要となって来ている。

【0009】

例えば、画像データが8ビットで変調信号が1ビットだとすると、1色あたり2個の半導体レーザを用い、4色カラーで8個の半導体レーザを駆動する場合、全体では、画像データは64ビット、変調信号は8本となる。このような場合に、図37に示す従来構成では、画像データは変調信号ほどの高速伝送を要求されないとはいえ、データ生成部700から、それとは分離された変調信号生成部703へ64本ものデータ信号を高速に伝送することは容易でなく、そのための構成も複雑化が避けられない。

【0010】

また、高速化にあわせて変調信号生成などのためのデバイスの集積化も進み、デバイス電源が低電圧化してきている。その一方で、半導体レーザは高解像化のために短波長化が進み、半導体レーザの降下電圧（端子間電圧）が増加し、したがって、半導体レーザの駆動のための電源電圧が高電圧化している。このように、半導体レーザの駆動と変調信号生成とで電源電圧に関する条件が相反する傾向が強まっている。

【0011】

本発明は、上に述べたような半導体レーザなどの光源の増加に伴う問題点について改善し、また、半導体レーザの駆動電圧の高電圧化と変調信号生成のためのデバイスの電源電圧の低電圧化に容易に対応可能とした、半導体レーザなどの光源の駆動装置及び画像形成装置を提供することを目的とする。

【課題を解決するための手段】

【0012】

請求項1の発明は、光源を駆動するためのデータに従って変調信号を生成する変調信号生成部と、この変調信号生成部により生成される変調信号に従って前記光源を駆動する駆動部とを有し、前記変調信号は小振幅差動信号であることを特徴とする光源駆動装置である。

【0013】

請求項2の発明は、請求項1の発明の光源駆動装置であって、前記駆動部と前記変調信号生成部とは空間的に分離したブロックであり、前記駆動部と前記変調信号生成部は前記変調信号を伝送するための伝送線路により接続されることを特徴とする光源駆動装置である。

【0014】

請求項3の発明は、請求項2の発明の光源駆動装置であって、前記変調信号生成部は前記データを生成するデータ生成部と同一の基板上に実装されることを特徴とする光源駆動装置である。

【0015】

請求項4の発明は、請求項2の発明の光源駆動装置であって、前記変調信号生成部と前記データを生成するデータ生成部は同一の集積回路からなることを特徴とする光源駆動装置である。

【0016】

請求項5の発明は、請求項1、2、3又は4の発明の光源駆動装置であって、前記変調信号生成部の出力段はインバータ又はバッファであり、該インバータ又はバッファの電源端子は前記変調信号生成部の電源電圧より低い電位とされることを特徴とする光源駆動装置である。

【0017】

請求項6の発明は、請求項1、2、3又は4の発明の光源駆動装置であって、前記変調信号生成部の出力段はインバータ又はバッファであり、該インバータ又はバッファのグラウンド端子はグラウンド電位より高い電位とされることを特徴とする光源駆動装置である。

【0018】

請求項 7 の発明は、請求項 1, 2, 3 又は 4 の発明の光源駆動装置であって、前記変調信号生成部の出力段はインバータ又はバッファであり、該インバータ又はバッファの電源端子は前記変調信号生成部の電源電圧より低い電位とされ、前記インバータ又はバッファのグランド端子はグランド電位より高い電位とされることを特徴とする光源駆動装置である。

【0019】

請求項 8 の発明は、請求項 5, 6 又は 7 の発明の光源駆動装置であって、前記変調信号生成部は、前記電源端子又は前記グランド端子の電位を生成するためのダイオードと電流源からなる回路を有することを特徴とする光源駆動装置である。

【0020】

請求項 9 の発明は、請求項 5, 6 又は 7 の発明の光源駆動装置であって、前記変調信号生成部は、前記電源端子又は前記グランド端子の電位を生成するためのバンドギャップリファレンスとオペアンプからなる回路を有することを特徴とする光源駆動装置である。

【0021】

請求項 10 の発明は、請求項 1, 2, 3 又は 4 の発明の光源駆動装置であって、前記変調信号生成部の出力段はインバータ又はバッファであり、前記インバータ又はバッファを構成するトランジスタのオン抵抗により前記変調信号のハイ電位又はロー電位が生成されることを特徴とする光源駆動装置である。

【0022】

請求項 11 の発明は、請求項 1, 2, 3 又は 4 の発明の光源駆動装置であって、前記変調信号生成部の出力段はインバータ又はバッファであり、前記インバータ又はバッファの出力にスイング制限用の抵抗が直列に接続されることを特徴とする光源駆動装置である。

【0023】

請求項 12 の発明は、請求項 11 の発明の光源駆動装置であって、前記スイング制限用抵抗が外付けされることを特徴とする光源駆動装置である。

【0024】

請求項 13 の発明は、請求項 1, 2, 3 又は 4 の発明の光源駆動装置であって、前記変調信号生成部の出力段はインバータであり、前記駆動部の入力段はトランジスタを用いた差動入力回路であることを特徴とする光源駆動装置である。

【0025】

請求項 14 の発明は、請求項 1 乃至 13 のいずれか 1 項の発明の光源駆動装置であって、前記変調信号生成部の電源電圧は前記駆動部の電源電圧より低電圧であることを特徴とする光源駆動装置である。

【0026】

請求項 15 の発明は、請求項 2 の発明の光源駆動装置であって、前記駆動部側の前記伝送線路の端は抵抗により終端されることを特徴とする光源駆動装置である。

【0027】

請求項 16 の発明は、請求項 2 又は 15 の発明の光源駆動装置であって、前記変調信号生成部側の前記伝送線路の端に抵抗が並列接続されることを特徴とする光源駆動装置である。

【0028】

請求項 17 の発明は、感光体と、半導体レーザもしくは半導体レーザアレイと、画像データに従って変調信号を生成する変調信号生成部と、この変調信号生成部により生成される変調信号に従って前記半導体レーザもしくは半導体レーザアレイを駆動する駆動部とを有し、前記半導体レーザもしくは半導体レーザアレイより出力されるレーザ光により前記感光体を走査し、該感光体に静電潜像を形成する画像形成装置において、前記変調信号生成部により生成される変調信号は小振幅差動信号であり、前記駆動部は前記変調信号生成部と空間的に分離したブロックであり、前記駆動部と前記変調信号生成部は前記変調信号を伝送するための伝送線路により接続されることを特徴とする画像形成装置である。

【0029】

請求項 18 の発明は、請求項 17 の発明の画像形成装置であって、前記変調信号生成部は前記画像データを生成するデータ生成部と同一の基板に実装されることを特徴とする画像形成装置である。

【0030】

請求項 19 の発明は、請求項 17 の発明の画像形成装置であって、前記変調信号生成部は前記画像データを生成するデータ生成部と同一の集積回路からなることを特徴とする画像形成装置である。

【発明の効果】

【0031】

(1) 請求項 1 乃至 16 記載の発明によれば、変調信号生成部により生成される変調信号が小振幅差動信号であるため、スイングが小さく変化エネルギーが小さくこと、差動であるため外乱に強く正確なパルス幅の転送が可能であること等から、半導体レーザなどの光源の駆動速度の高速化、EMI（電磁的障害）特性の向上、対ノイズ特性の向上、変調の高精度化を実現可能である。(2) また、変調信号は小振幅差動信号であるため、非差動の変調信号の場合に比べ、変調信号生成部と駆動部との距離を大きくすることができる。このことにより 2 つの効果を得られる。すなわち、請求項 2 に記載のように、駆動部を変調信号生成部から分離し、独立した回路基板に実装し、あるいは独立した集積回路として形成することができる。また、変調信号生成部を駆動部から分割できるため、請求項 3、4 に記載のように、変調信号生成部とデータ生成部を同一の回路基板上に実装し、あるいは同一の集積回路として形成することができる。(3) レーザプリンタや複写機においては、光源である半導体レーザの多チャンネル化及びカラー化により、データ（画像データ）信号線数が増加してきている。このようにデータ信号数が増加しても、請求項 3、4 に記載のように、変調信号生成部とデータ生成部を同一の回路基板に実装し、あるいは同一の集積回路として形成することにより、データ信号の伝送距離を短縮し、データ信号の高速なパラレル伝送を容易に実現できる。(4) また、半導体レーザなどの光源の安定な高速駆動のためには、駆動部から光源への信号伝送距離も短縮する必要がある。変調信号を小振幅差動信号とすることにより、その伝送距離を支障なく大きくすることができるため、駆動部の配置の自由度が増加し、半導体レーザなどの光源の多チャンネル化が進んでも、駆動部と半導体レーザなどの光源の信号伝送距離の短縮を容易に実現できる。さらには、駆動部と半導体レーザなどの光源を同一の回路基板上に実装することも容易になる。

(5) 請求項 5 乃至 10 記載の発明によれば、簡易な構成によりハイ電位及び／又はロー電位が安定した小振幅差動信号の変調信号を生成することができる。(6) 請求項 11、12 記載の発明によれば、変調信号のスイング幅を小さくし、EMI を効果的に抑制することができる。請求項 12 記載の発明によれば、外付け抵抗の抵抗値の調整により容易かつ正確なスイング幅の設定が可能である。(7) 請求項 14 記載の発明によれば、変調信号生成部の ASIC として低電圧の高密度のデバイスを用いることができ、高速化に有利である。(8) 請求項 15 記載の発明によれば、伝送線路の入力端に並列接続された抵抗により寄生容量の充放電電流を供給し伝送速度を高速化することができる、等々の効果を得られる。(9) 請求項 17 乃至 19 記載の発明によれば、画像形成装置において、上記 (1) 乃至 (4) に述べた如き効果を得られる。

【発明を実施するための最良の形態】

【0032】

以下、本発明の実施の形態について説明する。

【0033】

図 1 は、本発明による光源駆動装置の一実施形態を説明するためのブロック図である。この光源駆動装置は、例えばレーザプリンタや複写機などの光源である半導体レーザ（もしくは半導体レーザアレイ、以下同様）300 を駆動（変調）するものである。

【0034】

図 1 において、100 は半導体レーザ 300 を駆動するためのデータ（ここでは具体的には画像データ）を生成するためのデータ生成部 100、120 はデータ生成部 100 に

より生成されるデータに従って半導体レーザ300を変調するための変調信号を生成する変調信号生成部、200は変調信号生成部120により生成される変調信号に従って半導体レーザ300を駆動する駆動部である。

【0035】

変調信号生成部120により生成される変調信号は、例えば図4に示すような相互に逆相の小振幅の2本の信号S1、S2からなる小振幅差動信号である。変調信号生成部120は集積回路として実現されるのが普通であるが、小振幅差動信号の「小振幅」とは、その集積回路の電源電圧VCCの値より振幅値が小さいことを意味する。換言すれば、信号のハイ電位が電源電圧VCCより低い電位であり、及び／又は、ロー電位がグランド電位GNDより高い電位であるということである。

【0036】

このような小振幅差動信号の変調信号は、図3に示すようなグランド電位GNDから電源電圧VCCの電位までフルスイングする非差動の変調信号に比べ、差動であるため外乱に強く正確なパルス幅の転送が可能であり、また、スイングが小さく変化エネルギーが小さいことから、駆動速度の高速化、対ノイズ特性の向上、変調の高精度化、EMI（電磁的障害）特性の向上を実現可能である。

【0037】

パルス幅について図4で説明すると、例えば、図4（a）のような波形の信号S1、S2が、伝送路が長くなることにより、同図（b）に示すように波形の立上り時間、立下り時間が大きくなり、または立上り時間と立下り時間が異なってしまった場合でも、同図（b）を見れば明らかなように、変調信号のパルス幅（S1、S2のクロス点間の時間幅）はほとんど変動することがなく、正確なパルス幅の伝送が可能である。したがって、小振幅差動信号の変調信号は、パルス幅変調のための変調信号の伝送に特に好適である。

【0038】

変調信号を小振幅差動信号とする構成によれば、変調信号を非差動信号とする場合に比べ、変調信号生成部120と駆動部200との距離を大きくすることができる。このことによって、次の2つの効果が得られる。1つは、駆動部200のブロック210を、変調信号生成部120のブロック140から分離し、独立した回路基板に実装し、あるいは独立した集積回路（ASIC）として形成することができることである。もう1つは、変調信号生成部120を駆動部200と分割できるため、変調信号生成部140とデータ生成部100を同一のブロック140とし、それらを同一の回路基板上に実装し、あるいは、同一の集積回路（ASIC）として形成することができることである。

【0039】

前述したように、レーザプリンタや複写機においては、半導体レーザの多チャンネル化及びカラー化により、データ（画像データ）の信号線数が増加してきている。このようにデータ信号数が増加しても、変調信号生成部140とデータ生成部100を同一の回路基板に実装し、あるいは同一の集積回路として形成する構成ならば、データ信号の伝送距離を短縮し、データ信号の高速なパラレル伝送を容易に実現できる。

【0040】

また、半導体レーザ300の安定な高速駆動のためには、駆動部300から半導体レーザ300への信号距離も短縮する必要がある。変調信号を小振幅差動信号とすることにより、その伝送距離を支障なく大きくすることができるため、駆動部300の配置の自由度が増加し、半導体レーザの多チャンネル化が進んでも、駆動部200と半導体レーザ300の信号伝送距離の短縮を容易に実現できる。さらには、駆動部200と半導体レーザ300を同一の回路基板上に実装することも容易になる。

【0041】

このように、変調信号生成部120の含まれるブロック140と、駆動部200の含まれるブロック210とを空間的に分離したことも本発明の特徴である。変調信号生成部120とデータ生成部100とを同じブロック140にまとめ、かつ、駆動部210の含まれるブロック210から分離したことも本発明の特徴である。

【0042】

ブロック140とブロック210を物理的に独立させることは、上に述べたような利点に加え、電源供給の面でも有利である。すなわち、同じブロック内に高い電源電圧と低い電源電圧とが混在することは一般に好ましくない。しかし、ブロック140、210が物理的に独立しているならば、半導体レーザ300の短波長化に対応するためにブロック210に必要な高い電源電圧を供給し、他方、ブロック140としての集積回路(ASIC)に、高集積の低い電源電圧のデバイスを使用する、ということが何らの制約なしに可能となるのである。

【0043】

図2に、複数の半導体レーザを駆動するための構成例を示す。ここでは2個の半導体レーザ300_1、300_2が示されているが、3個以上の場合も同様の構成とすることができる。また、各半導体レーザに対応した2個の駆動部200_1、200_2が示されているが、1つの駆動部で複数の半導体レーザを駆動する構成もとり得る。また、駆動部200_1、200_2への変調信号を共通の変調信号生成部120で生成しているが、各駆動部毎に変調信号生成部を独立させる構成もとり得る。

【0044】

小振幅差動信号による変調信号の伝送には、周知のLVDS (Low Voltage Differential Signaling)を採用できる。その構成例を図5に示す。図中のドライバ121は変調信号生成部120の出力段に相当し、電流源IIで決まる電流をCMOSのスイッチ回路により伝送路に流し込んだり引き込んだりすることにより、駆動部200の入力段に相当するレシーバ201に差動信号を伝送することができる。R1は終端抵抗であり、その両端に小振幅差動信号が生じ、それがレシーバに差動入力される。

【0045】

変調信号生成部120は、例えば図6に示すように、変調信号(変調データ)を生成する変調回路125と、その変調信号を小振幅差動信号に変換して出力する小振幅差動信号出力回路130の組み合わせとして実現し得る。このような変調回路125と小振幅差動信号出力回路130は例えば同一の集積回路として実現される。小振幅差動信号出力回路130は、例えばインバータ又はバッファの組み合わせにより実現することができる。なお、駆動部200の入力段に小振幅差動信号入力回路が含まれることは当然である(図7参照)。

【0046】

本発明の一実施例によれば、図7に示すように、変調信号生成部120の電源電圧VCC1、駆動部200の電源電圧VCC2、半導体レーザ300の電源電圧VCC3を、それぞれ異ならせている。駆動部200は、前述のように、小振幅差動入力回路225と、これにより受信された変調信号に従って半導体レーザ300を駆動する駆動回路230とから構成されることが図示されている。

【0047】

高速化が要求される変調信号生成部120はデジタル部が主であるので、変調信号生成部120としてのASICのデバイスは、より微細化したものを選択し、電源電圧VCC1を低電圧とすればよい(例えば、0.13 μ mプロセスのデバイスならばVCC1=1.2V、0.18 μ mプロセスのデバイスならばVCC1=1.8V)。

【0048】

VCC2は、半導体レーザ300の降下電圧に、駆動用トランジスタの必要電圧を加えた値とすればよい。一般的に、半導体レーザの降下電圧が約2.5V、トランジスタの必要電圧が最低1V程度と仮定すると、VCC2は3.5V以上あればよい。

【0049】

VCC3はVCC2と共通でも構わないが、駆動部200をASICで構成する場合、電源電圧VCC2の設定にはデバイス上の制約がある。そのASICの消費電力を低減したい場合には、例えば、VCC3=5V、VCC2=3.5Vなどに設定をすることにより、VCC2=VCC3=5Vとするよりも消費電力の低減を図ることができる。

【0050】

小振幅差動入力回路225としては、例えば図8に示すような回路を用いることができる。226, 227はトランジスタ、228は両トランジスタの負荷としてのカレントミラー回路、229は定電流回路である。トランジスタ226をCMOS（相補形MOS）とすると前述のLVDS回路となり、バイポーラトランジスタとするとECL(Emitter Coupled Logic)回路もしくはECL(Current Mode Logic)回路となる。小振幅差動信号を受ける回路方式はいくつかあり、一般的には小振幅差動信号出力回路130と同じ回路方式が用いられるが、小振幅差動信号入力回路225の電源電圧と小振幅差動信号出力回路130の電源電圧が異なるので、同じ回路方式を用いずとも高速の信号伝送が可能である。

【0051】

なお、図9に示すように、電源電圧VCC2から電源電圧VCC3を生成する電圧生成部235をブロック210に設けることもできる（ただし、 $VCC2 > VCC3$ ）。この電圧生成部235として、例えば、図10に示すようなトランジスタ240の電圧降下を差動増幅器241の出力で制御するような回路を用いることができる。例えば $VCC2 = 5V$ の場合に、リファレンス電圧 $VREF = 3.5V$ とすれば、リファレンス電圧 $VREF$ と同じ $3.5V$ の電源電圧VCC3が得られる。リファレンス電圧 $VREF$ を外部から自由に設定できるようにすれば、使用される半導体レーザ300の種類に合わせて、駆動部200の消費電力及び半導体レーザ駆動特性の両面で好適な電源電圧VCC2, VCC3を選ぶことができる。なお、電圧生成部235は、駆動部200のASICに内蔵させることも外付けとすることも可能である。

【0052】

さて、レーザプリンタ等の書込用光源としての半導体レーザの駆動に本発明を適用する場合、変調信号生成部120とデータ生成部100のブロック140には、画像クロックを生成するための回路も実装されるのが典型的な構成である。その例を図11により説明する。

【0053】

図11に示す例においては、変調回路125及び小振幅差動信号出力回路130を構成するASIC150に、画素クロック生成部151と高周波クロック生成部152が組み込まれている。ASIC150にデータ生成部100を組み込むことも可能であることは当然である。

【0054】

高周波クロック生成部152は、画像クロックの数倍から数十倍の周波数の高周波クロックを生成する手段である。画像クロック生成部151は、この高周波クロックを分周することにより、画素同期やライン同期などをとるための幾つかのクロック（画像クロックと総称する）を生成し、それをデータ生成部100及び変調回路125に供給する手段である。

【0055】

高周波クロック生成部152は、例えば、図12に示すようなPLL回路を用いた周波数通倍回路である。これは、電圧制御発振器(VCO)156の発振出力を多相クロック生成部157を介してプログラマブル分周器158に入力し、その分周クロックと、基準クロックREFCLKをプログラマブル分周器153により分周したクロックとを位相比較器154に入力し、位相比較器154の出力をループフィルタ（ローパスフィルタ）155を通して電圧制御発振器156の制御電圧として与え、多相クロック生成部157より画素クロックを出力する構成である。

【0056】

以下、小振幅差動信号出力回路130において小振幅差動信号を生成するための構成について、図13乃至図15により説明する。ここでは低スイング出力を1段のインバータで構成するものとして説明するが、複数段のインバータあるいはバッファを用いて同様の低スイング出力を構成することも可能である。

【0057】

図13に示す例は、出力段のインバータ400の電源端子に電源電圧VCCより低い電位VHを印加し、インバータ400のグランド端子をグランド電位GNDとする構成である。こうすることにより、インバータ400の出力のハイ電位はVCCより低いVHとなる。したがって、スイング幅はVCC-GNDより小さなVH-GNDとなり、出力のエネルギーを少なくすることができ、また、スイッチングスピードを高速化できる。

【0058】

図14に示す例は、出力段のインバータ400の電源端子に電源電圧VCCを印加し、グランド端子にグランド電位GNDよりも高い電位VLを印加する構成である。このようにすることにより、インバータ400の出力のロー電位はグランド電位GNDより高い電位VLとなり、スイング幅はVCC-GNDより小さなVCC-VLとなるため、出力のエネルギーを減らし、スイッチングスピードを高速化することができる。

【0059】

図15に示す例は、出力段のインバータ400の電源端子に電源電圧VCCより低い電位VHを印加し、グランド端子にグランド電位GNDより高い電位VLを印加する構成である。このようにすることにより、インバータ400の出力のハイ電位はVCCより低いVHとなり、ロー電位はGNDより高いVLとなり、スイング幅はVH-VLに減少し、出力のエネルギーを少なくすることができるとともにスイッチングスピードを高速化できる。

【0060】

小振幅差動信号出力回路130が図13乃至図15のような構成である場合、変調信号生成部120は、ハイ電位VH及び／又はロー電位VLを生成する手段を含む。その例を図16乃至図22に示す。

【0061】

図16に示す例は、ダイオード410と電流源411を直列に接続し、ダイオード410による電圧降下分だけVCCより低い安定した電位VHをダイオード410のカソード側より取り出す構成である。ダイオード410のサイズと電流源（定電流回路）411の電流値の調整により所望の電位VHを得ることができる。

【0062】

図17に示す例は、2つのダイオード412、413と電流源414を直列接続し、ダイオード412、413による電圧降下分だけVCCより低い安定した電位VHをダイオード413のカソード側より取り出す構成である。ダイオード412、413のサイズと電流源414の電流値を調整することにより所望の電位VHを得ることができる。

【0063】

図18に示す例は、電流源415とダイオード416を直列に接続し、ダイオード416の電圧降下分だけGNDより高い安定した電位VLをダイオード416のアノード側より取り出す構成である。ダイオード416のサイズと電流源415の電流値を調整することにより所望の電位VLを得ることができる。

【0064】

図19に示す例は、電流源417と2つのダイオード418、419を直列に接続し、ダイオード418、419の電圧降下分だけGNDより高い安定した電位VHをダイオード418のアノード側より取り出す構成である。ダイオード418、419のサイズと電流源417の電流値を調整することにより所望のVLを得ることができる。

【0065】

図20に示す例は、高精度な定電圧源であるBGR（バンドギャップリファレンス）430の出力をオペアンプ431と抵抗432、433からなる反転増幅回路に入力するこ

とにより、安定したハイ電位 V_H を得る構成である。

【0066】

図 21 に示す例は、BGR (バンドギャップリファレンス) 430 の出力をオペアンプ 435 と抵抗 436, 437 からなる反転増幅回路に入力することにより、安定したロー電位 V_L を得る構成である。

【0067】

図 22 に示す例は、図 20 及び図 21 に示した 2 組の反転増幅回路に共通の BGR 430 の出力を入力し、安定したハイ電位 V_H 及びロー電位 V_L を得る構成である。

【0068】

小振幅差動信号出力回路 130 (図 6) の別の具体例について図 23 乃至図 26 により説明する。ここに示す例は、1 つの変調信号を入力として、小振幅差動信号の一方の信号 S_1 を 2 段のインバータ 504, 505 により生成し、もう一方の信号 S_2 を 3 段のインバータ 501, 502, 503 により生成する構成である。このようなインバータ群は、集積回路として実現される。P1, P2 はそれぞれインバータ 503, 505 の出力に対応した集積回路の出力ピンであり、510 ~ 513 は外付けの抵抗である。

【0069】

図 23 に示す例では、出力段のインバータ 503, 505 を構成するトランジスタのサイズを調整することによって、同トランジスタのオン抵抗を適切な値に選ぶことにより、信号 S_1 , S_2 の所望のハイ電位 V_H 及び／又はロー電位 V_L を得る。

【0070】

図 24 に示す例では、出力ピン P1, P2 とインバータ 503, 505 の出力との間にスイング制限用の抵抗 515, 516 を挿入することにより、信号 S_1 , S_2 のスイング幅を所望の小さな値とする。

【0071】

図 25 に示す例では、出力ピン P1, P2 と直列にスイング制限用の抵抗 517, 518 を外付けすることにより、信号 S_1 , S_2 のスイング幅を所望の小さな値とする。外付けの抵抗 517, 518 の抵抗値を調整することにより、正確なスイング幅を容易に得られる。

【0072】

図 26 に示す例では、出力ピン P1, P2 と直列に、スイング制限用の抵抗 520, 522 を内付けし、かつスイング制限用の抵抗 521, 523 を外付けすることにより、所望の小スイング幅の信号 S_1 , S_2 を得る。内蔵の抵抗 520, 522 及び／又は外付けの抵抗 521, 523 の抵抗値を調整することにより、正確なスイング幅を得ることができる。

【0073】

なお、最終出力段のインバータに代えてバッファを用いる、図 23 乃至図 26 と同様な回路構成も可能であることは以上の説明から明らかであろう。

【0074】

図 27 乃至図 31 により、変調信号生成部 120 の小振幅差動信号出力回路 130、駆動部 200 の小振幅差動信号入力回路 225、及び、それら回路間の接続についてさらに説明する。いずれの例においても、小振幅差動信号出力回路 130 はインバータ出力の構成であり、550, 551, 552 はインバータ、また、554, 555 は信号 S_1 , S_2 のスイング制限用の抵抗である。また、530, 531 は信号 S_1 , S_2 を伝送するための伝送線路である。

【0075】

図 27 に示す例では、小振幅信号出力回路 130 を含む変調信号生成部 120 と、小振幅差動信号入力回路 225 を含む駆動部 200 の電源電圧 V_{CC} は共通である。小振幅差動信号出力回路 130 は前述のようにインバータ出力の構成であるが、小振幅差動信号入力回路 130 は差動信号入力回路 (例えば、図 8 で説明したような $LVD S$ 回路又は ECL 回路) である。

【0076】

図28に示す例では、小振幅信号出力回路130を含む変調信号生成部120の電源電圧をVCC1、小振幅信号入力回路225を含む駆動部200の電源電圧をVCC2としている。小振幅差動信号出力回路130は前述のようにインバータ出力の構成であるが、小振幅差動信号入力回路130は、例えば、図8で説明したようなLVDS方式又はECL方式の差動信号入力回路である。例えば、例えばVCC1=1.8V、VCC2=5Vとすることにより、小振幅差動信号出力回路130を高速・高密度集積化することができ、かつ、駆動部200には半導体レーザを駆動するのに十分な電圧を供給することができる。

【0077】

図29に示す例では、伝送線路530、531を、小振幅差動信号入力回路225側で抵抗535により終端させることにより、小振幅差動信号を電流出力としている。これ以外は図28の例と同じである。

【0078】

図30に示す例では、伝送線路530、531を抵抗535で終端するとともに、伝送線路530、531の入力端に抵抗536を並列接続している。この抵抗536は、伝送線路530、531の寄生容量の充放電電流を供給することにより、伝送速度を高速化する効果がある。これ以外は図28の例と同じである。

【0079】

図31に示す例では、小振幅信号出力回路130の信号S1、S2の出力端に電圧分圧用の抵抗556、557、558、559を追加している。これ以外は図28の例と同じである。

【0080】

以上に説明した本発明の光源駆動装置の応用例として、ラスタ走査型の画像形成装置の一例を図32に示す。

【0081】

図32において、変調信号生成部120で生成される小振幅差動信号からなる変調信号に従って駆動部200により半導体レーザ300が駆動（変調）される。

【0082】

半導体レーザ300より出射したレーザ光はコリメータレンズ603、シリンダーレンズ604を介してポリゴンミラー605に入射する。ポリゴンミラー605により偏向されたレーザ光は、fθレンズ606、ミラー607、トロイダルレンズ608を経由して感光体609に入射し、感光体609の表面を走査して静電潜像を書き込む。書き込み開始位置は水平同期センサ610により検出され、その検出信号は水平同期信号としてデータ生成部100及び変調信号生成部120に入力され、画像データ生成と変調信号生成の水平同期がとられる。データ生成部100は、画像データを生成する機能のほかに、書き込み制御の機能（例えば主走査方向、副走査方向のカウンタ等の機能）も有しているが、その詳細は省略する。データ生成部100と変調信号生成部120は、同一の回路基板上に実装され、あるいは、同一の集積回路（ASIC）として形成される。

【0083】

なお、感光体609の表面を帯電させる手段、レーザ光の走査により感光体609の表面に形成された静電潜像をトナー現像する手段、トナー像を被転写媒体に転写する手段、転写後に残留したトナーを除去する手段など、この種画像形成装置に一般的に含まれる構成要素も存在するが図中省略されている。

【0084】

図33は、本発明に係るマルチビーム走査型の画像形成装置の概略構成図である。なお、感光体の表面を帯電させるための帯電手段、感光体上に形成された静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段も存在するが図示省略されている。

【0085】

この画像形成装置は、2本のレーザ光ビームを射出する光源ユニット2300を有する。この光源ユニット2300は、書込用光源としての半導体レーザ2301とコリメータレンズ2303の組、書込用光源としての半導体レーザ2302とコリメータレンズ2304の組、及びアパーチャ2305からなる構成である。

【0086】

半導体レーザ2301、2302は、コリメータレンズ2303、2304と光軸を一致させ、主走査方向に対称に射出角度を持たせ、ポリゴンミラー2307の反射点で射出軸が交差するようにレイアウトされている。半導体レーザ2301、2302より射出したレーザ光ビームはシリンダレンズ2308を介してポリゴンミラー2307の同一反射面で偏向され、f- θ レンズ2310、ミラー2313、トロイダルレンズ2311を経由して感光体2312上に結像する。データ生成部100内のバッファメモリには、各半導体レーザ毎に1ライン分のデータが蓄積され、ポリゴンミラー2307の1面毎に各ラインのデータが読み出され、それに対応した2本の小振幅変調信号が変調信号生成部120より駆動部200へ送られ、駆動部200により各半導体レーザ2301、2302が駆動される。かくして、感光体2312に2ライン同時に静電潜像の書き込みが行われる。また、ミラー2313の端部位置に設けられたフォトディテクタ231によりレーザ光ビームを検出することにより水平同期信号が生成される。

【0087】

図34は、光源ユニット2300の具体的構造の一例を説明するための分解斜視図である。半導体レーザ2301、2302は、それぞれ主走査方向に所定角度（本実施例では約1.5°）傾斜したベース部材2405の裏側に形成された不図示の嵌合穴（2405-1、2405-2）に、それぞれの円筒状ヒートシンク部2403-1、2404-1が嵌合し、押え部材2406、2407の突起2406-1、2407-1を該ヒートシンク部の切り欠き部に合わせ、背面側からネジ2412で固定される。また、コリメータレンズ2303、2304はそれぞれ、その外周をベース部材2405の半円状の取付ガイド面2405-4、2405-5に沿わせて光軸方向の調整を行い、発光点から射出した発散ビームが平行光束となるよう位置決めされ接着される。

【0088】

本実施例では、上記したように各々の半導体レーザからのレーザ光ビームが主走査面内で交差するように設定するため、光ビームに沿って嵌合穴（2405-1、2405-2）および半円状の取付ガイド面2405-4、2405-5を傾けて形成している。ベース部材2405は、ホルダ部材2410に円筒状係合部2405-3を係合し、ネジ2413を貫通穴2410-2、2410-3を介してネジ穴2405-6、2405-7に螺合して固定される。

【0089】

この光源ユニットは、光学ハウジングの取付壁2411に設けた基準穴2411-1にホルダ部材2410の円筒部2410-1を嵌合し、表側よりスプリング2611を挿入してストッパ部材2612を円筒部突起2410-3に係合することで、ホルダ部材2410を取付壁2411の裏側に密着させた状態で保持される。この時に、スプリング2611の一端2611-2を突起2411-2に引っかけることで円筒部中心を回転軸とした回転力を発生し、この回転力を係止するように設けた調節ネジ2613により、光軸の周り θ にユニット全体を回転しピッチを調節する。また、アパーチャ2305は、各半導体レーザ2301、2302に対応したスリットが設けられたもので、光学ハウジングに取り付けられて光ビームの射出径を規定する。

【0090】

なお、前述の画像形成装置において、複数の発光源を持つ半導体レーザアレイを用いて、複数ビームによる画像形成も可能である。例えば、図33の光源ユニット2300の半導体レーザ2301又は2302に代えて、図35（a）に示すような4個の発光源を持

つ半導体レーザアレイ 2320 を用いることができる。このような半導体レーザアレイ 2302 を 1 つのみ使用する場合には、その取り付け構造は例えば図 35 (b) のような構造とすることができる。図 35 (a) 中の図 34 と同じ参照番号は対応部分を示す。

【0091】

本発明は、図 36 に略示するような、各色 (シアン、マゼンダ、イエロー、ブラック) の画像形成に別々の感光体 2509a, 2509b, 2509c, 2509d を用いるタンデム方式の画像形成装置にも適用可能であることは明らかである。

【0092】

図 36 において、2505 はポリゴンミラーである。図中省略されているが、各色ステーション用の光源より出力されるレーザ光ビームは、コリメータレンズやシリンダーレンズなどの光学系を介して、ポリゴンミラー 2505 の異なった反射面に同時に入射される。

【0093】

感光体 2509a を含むステーションについて説明すると、ポリゴンミラー 2505 により偏向されたレーザ光ビームは、第 1 の走査レンズ 2506a、ミラー 2513a、第 2 の走査レンズ 2507a、ミラー 2514a, 2515a、ビームスプリッタ 2508a を経由して感光体 2509a を走査し、静電潜像を形成する。ビームスプリッタ 2508a のハーフミラー面で反射された一部のレーザ光ビームは、水平同期検知用のフォトディテクタ 2510a で検出される。他の色のステーションの走査系も同様の構成であることは図面から明らかであるので、説明を繰り返さない。

【0094】

各ステーションの感光体 2509a, 2509b, 2509c, 2509d の周囲には、感光体表面を一樣に帯電させるための手段、感光体上の静電潜像を対応した色のトナー像に現像する手段、現像されたトナー像を転写体 2516 に転写させる手段、感光体表面に転写されずに残留したトナーを除去回収する手段、転写体 2516 上の各色トナー像を重ね合わせて用紙に転写させる手段、用紙上のトナー像を定着させる手段などが存在するが、図示されていない。また、各ステーションの光源、その駆動に関わる要素も図示省略されている。

【図面の簡単な説明】

【0095】

【図 1】 本発明の光源駆動装置を説明するためのブロック図である。

【図 2】 複数の光源を駆動する本発明による光源駆動装置を説明するためのブロック図である。

【図 3】 被差動の変調信号の例を示す波形図である。

【図 4】 小振幅差動信号の変調信号の例を示す波形図である。

【図 5】 L V D S の説明図である。

【図 6】 変調信号生成部の回路構成の一例を示すブロック図である。

【図 7】 本発明の光源駆動装置を説明するためのブロック図である。

【図 8】 小振幅差動信号入力回路の回路構成例を示す図である。

【図 9】 本発明の光源駆動装置を説明するためのブロック図である。

【図 10】 電圧生成部の回路構成例を示す図である。

【図 11】 本発明の光源駆動装置を説明するためのブロック図である。

【図 12】 高周波クロック生成部の例を示すブロック図である。

【図 13】 小振幅差動信号出力回路の説明図である。

【図 14】 小振幅差動信号出力回路の説明図である。

【図 15】 小振幅差動信号出力回路の説明図である。

【図 16】 ハイ電位 V_H の生成方法の説明図である。

【図 17】 ハイ電位 V_H の生成方法の説明図である。

【図 18】 ロー電位 V_L の生成方法の説明図である。

【図 19】 ロー電位 V_L の生成方法の説明図である。

【図 20】 ハイ電位 V_H の生成方法の説明図である。

【図 21】 ロー電位 V_L の生成方法の説明図である。

【図 22】 ハイ電位 V_H 及びロー電位 V_L の生成方法の説明図である。

【図 23】 小振幅差動信号出力回路の例を示す回路図である。

【図 24】 小振幅差動信号出力回路の例を示す回路図である。

【図 25】 小振幅差動信号出力回路の例を示す回路図である。

【図 26】 小振幅差動信号出力回路の例を示す回路図である。

【図 27】 小振幅差動信号出力回路、小振幅差動信号入力回路及びその接続を説明するための図である。

【図 28】 小振幅差動信号出力回路、小振幅差動信号入力回路及びその接続を説明するための図である。

【図 29】 小振幅差動信号出力回路、小振幅差動信号入力回路及びその接続を説明するための図である。

【図 30】 小振幅差動信号出力回路、小振幅差動信号入力回路及びその接続を説明するための図である。

【図 31】 小振幅差動信号出力回路、小振幅差動信号入力回路及びその接続を説明するための図である。

【図 32】 本発明の画像形成装置を説明するための概略構成図である。

【図 33】 本発明のマルチビーム走査形の画像形成装置を説明するための概略構成図である。

【図 34】 光源ユニットの具体的構造を説明するための分解斜視図である。

【図 35】 半導体レーザアレイを用いた光源ユニットの説明図である。

【図 36】 タンデム方式の画像形成装置の説明図である。

【図 37】 従来の光源駆動装置を説明するためのブロック図である。

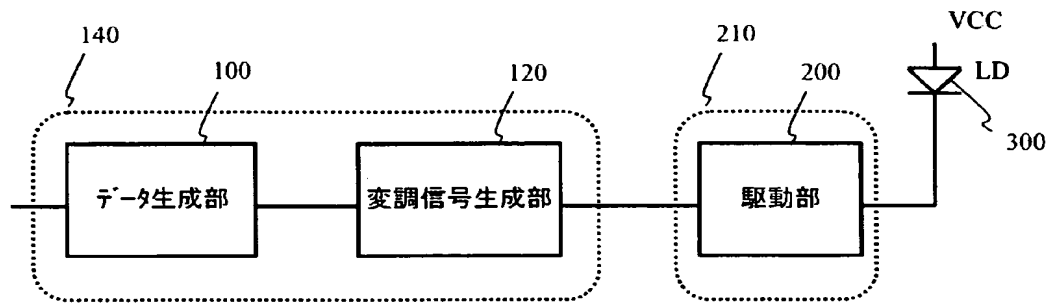
【符号の説明】

【0096】

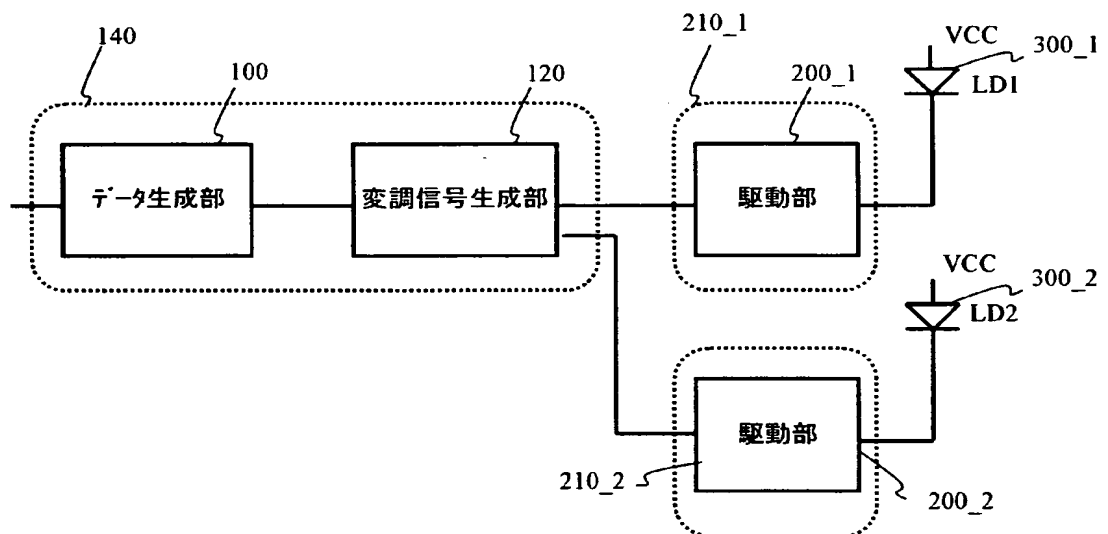
- 100 データ生成部
- 120 変調信号生成部
- 125 変調回路
- 130 小振幅差動信号出力回路
- 200 駆動部
- 225 小振幅差動信号入力回路
- 230 駆動回路
- 300 半導体レーザもしくは半導体レーザアレイ (光源)
- 400 インバータ
- 410 ダイオード
- 411 電流源
- 412, 413 ダイオード
- 414 電流源
- 415 電流源
- 416 ダイオード
- 417 電流源
- 418, 419 ダイオード
- 430 バンドギャップリファレンス (BGR)
- 431 オペアンプ
- 435 オペアンプ
- 501~505 インバータ
- 515, 516 スイング制限用抵抗
- 517, 518 スイング制限用抵抗
- 520~523 スイング制限用抵抗

5 3 0 , 5 3 1 伝送線路
5 3 5 終端用抵抗
5 5 0 ~ 5 5 5 インバータ
5 5 4 , 5 5 5 スイング制限用抵抗
6 0 9 感光体

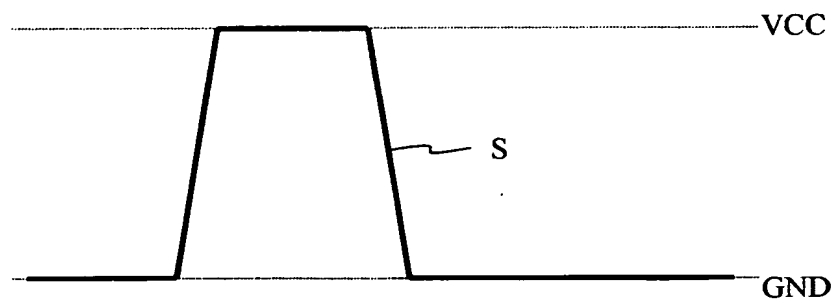
【書類名】 図面
【図 1】



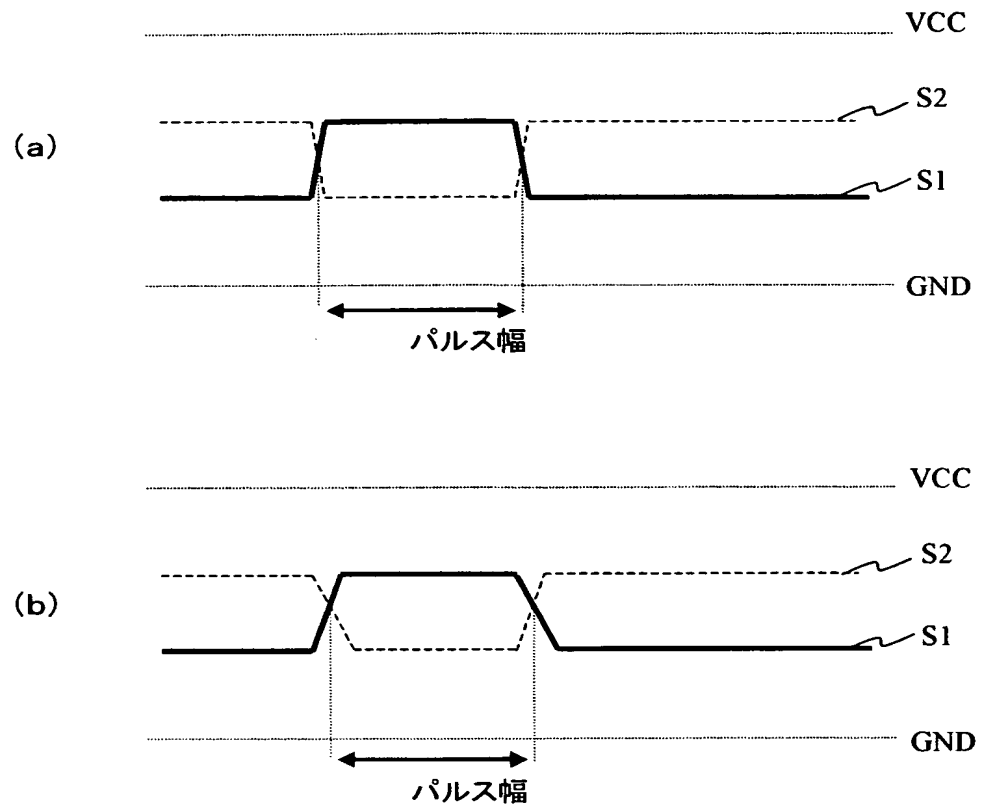
【図 2】



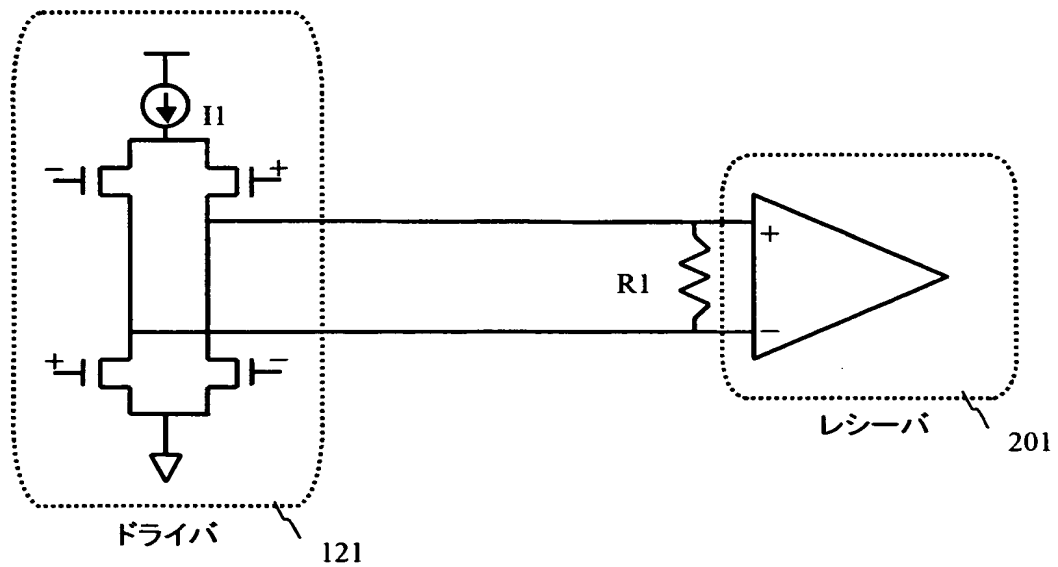
【図 3】



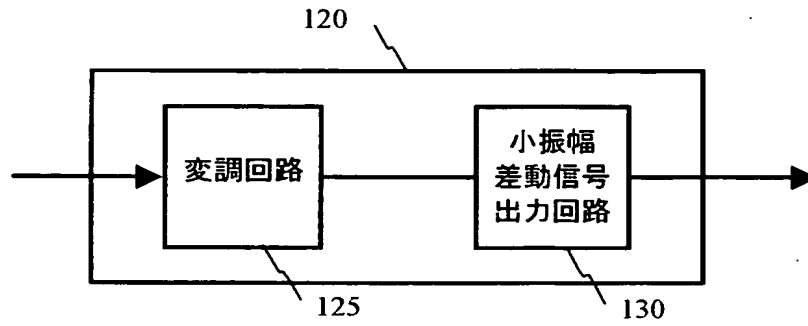
【図 4】



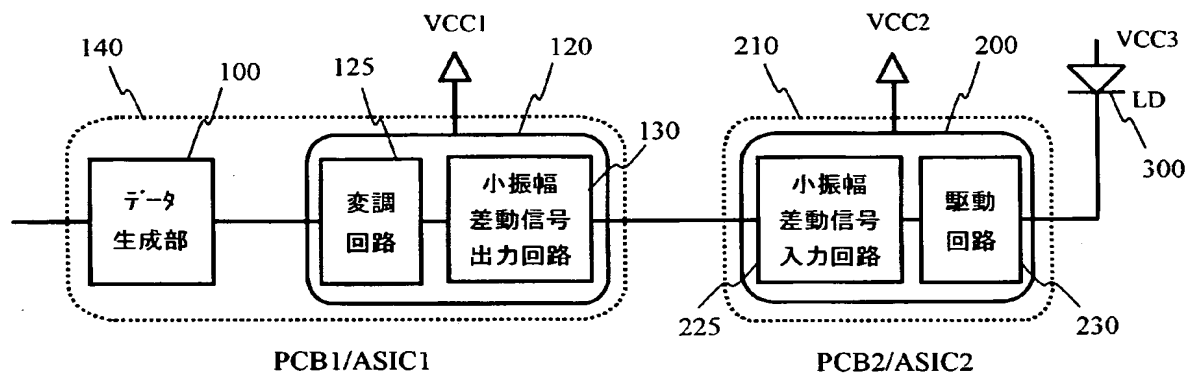
【図 5】



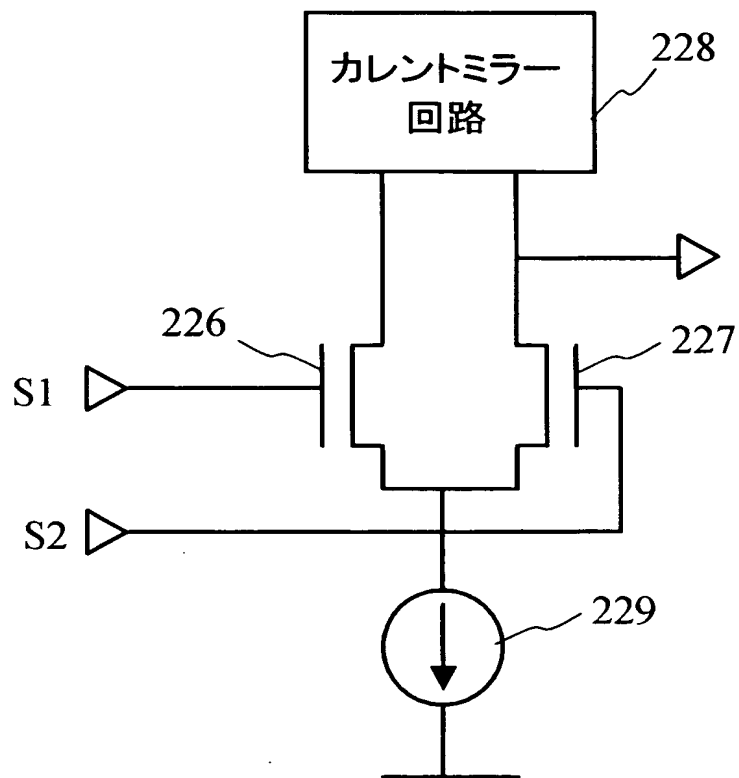
【図 6】



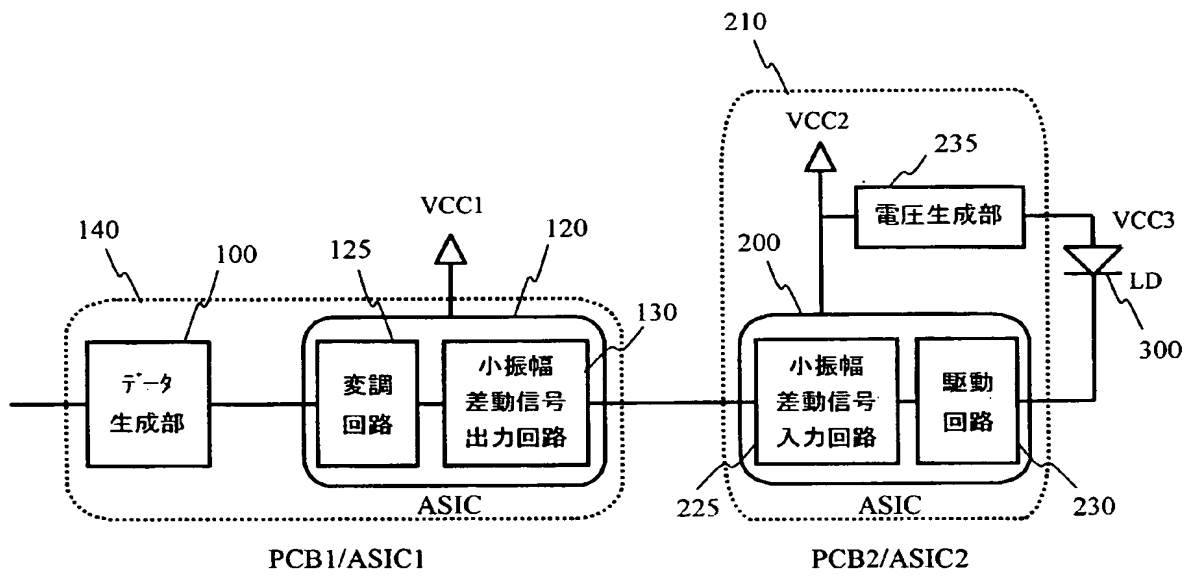
【図 7】



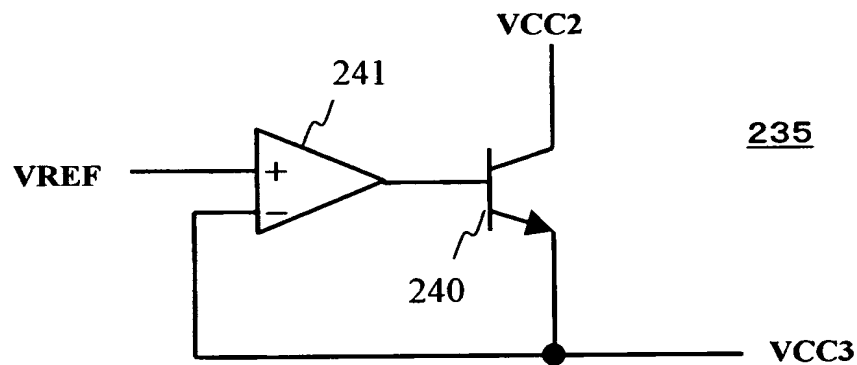
【圖 8】



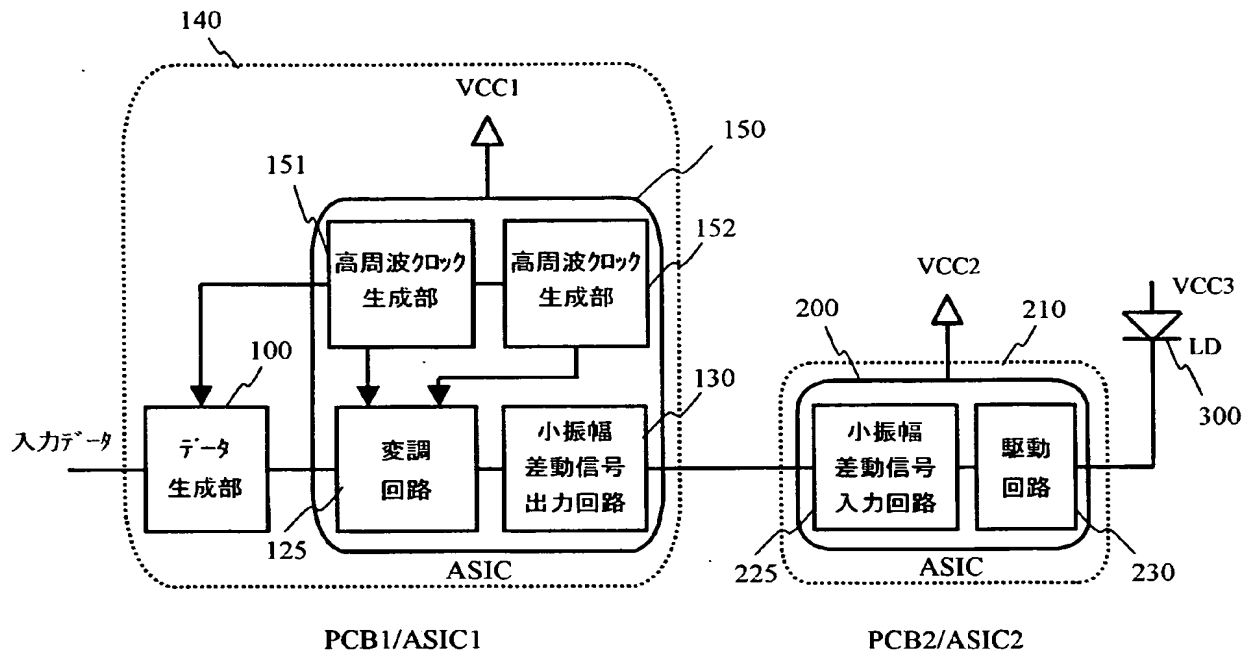
【図 9】



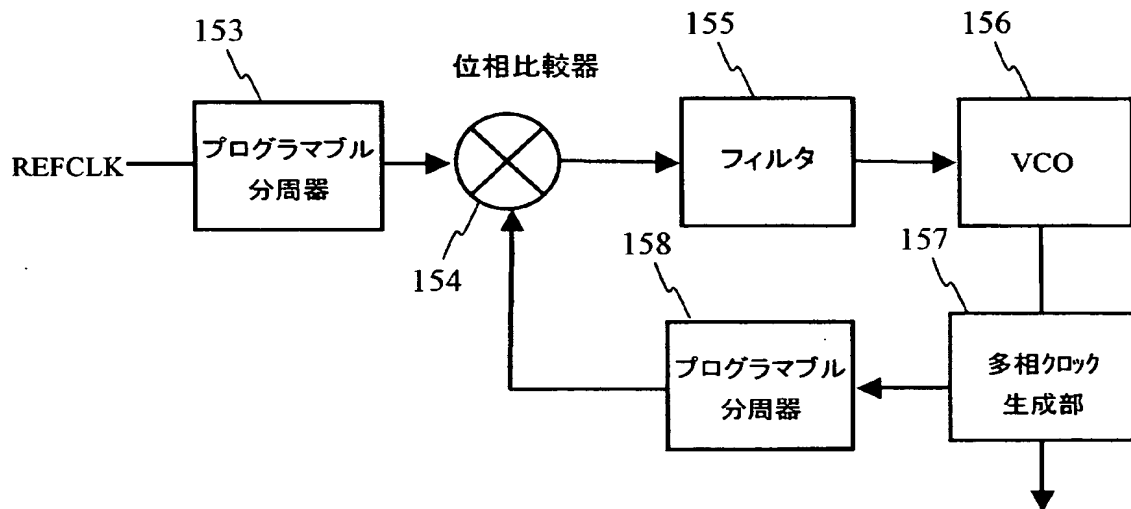
【図 10】



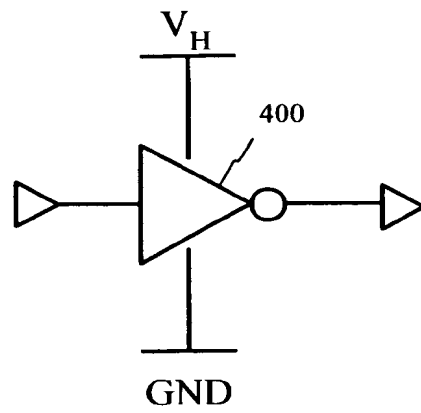
【図 1 1】



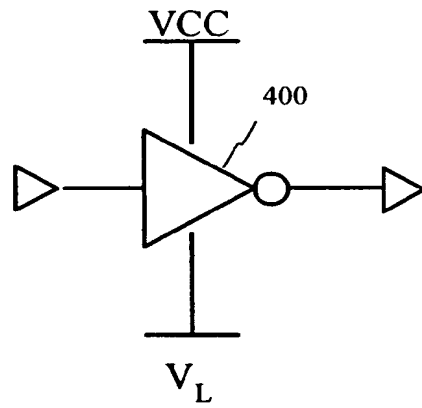
【図 1 2】



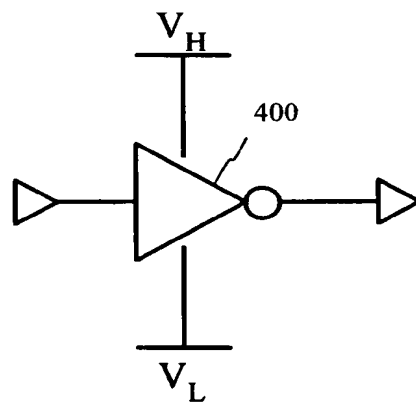
【図 13】



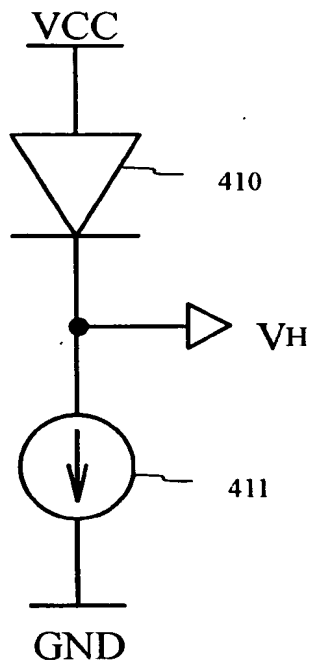
【図 14】



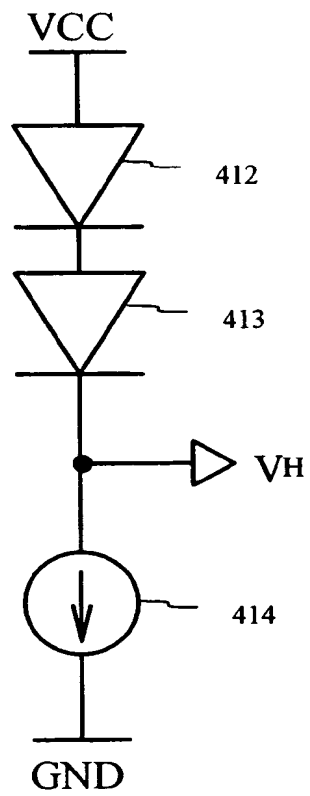
【図 15】



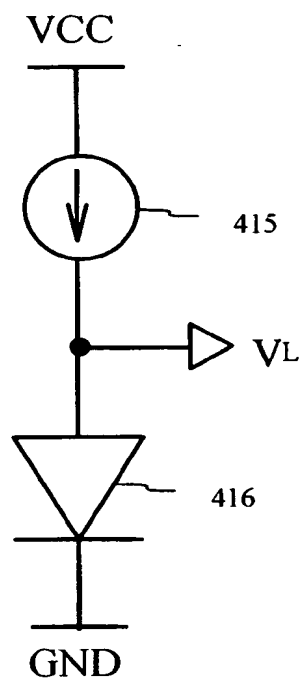
【図 16】



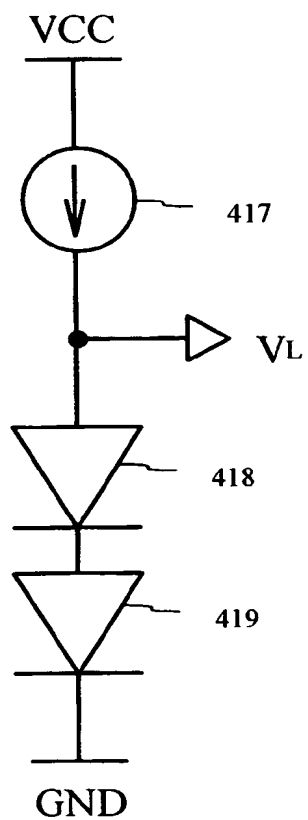
【図 17】



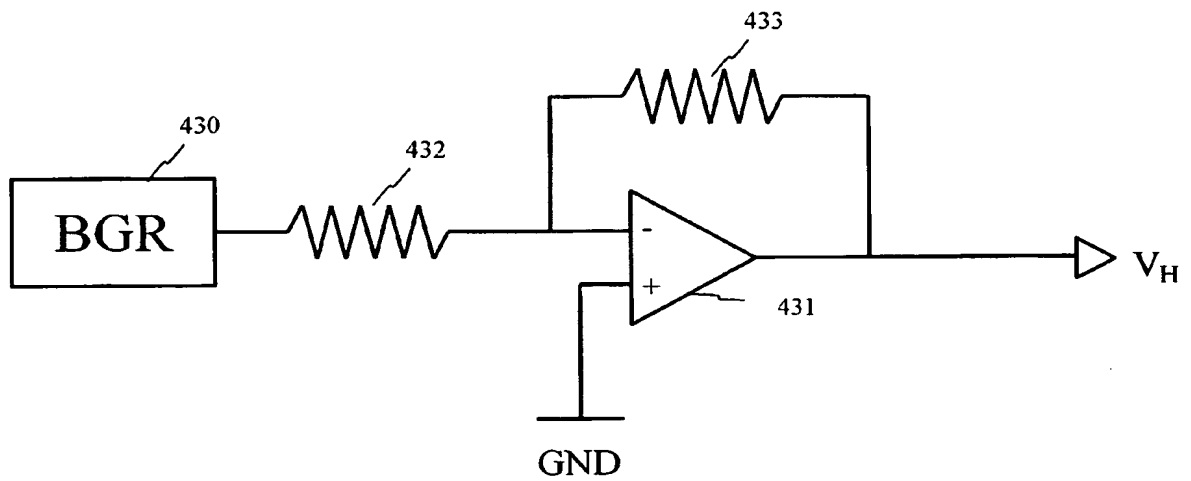
【図 18】



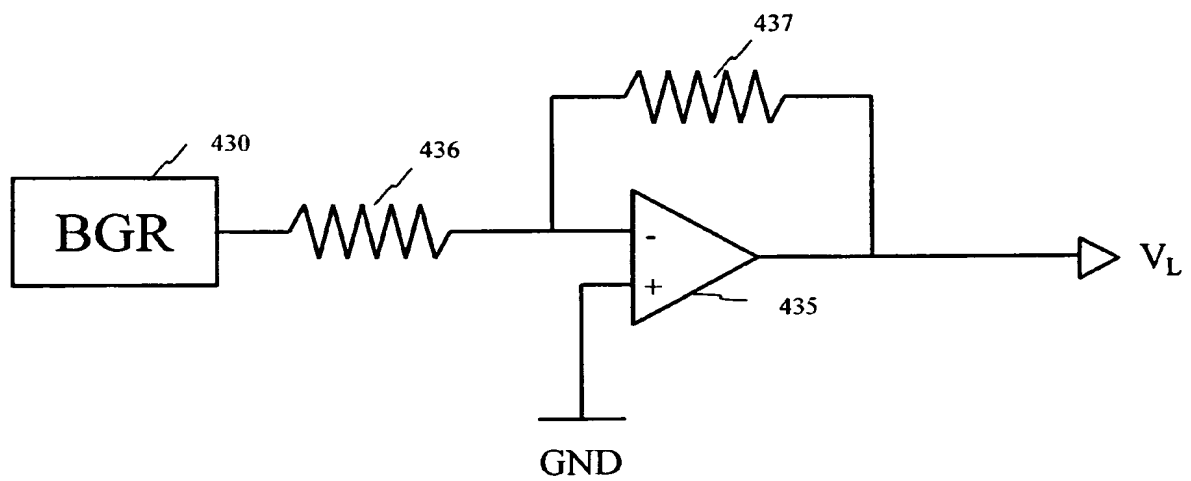
【図 19】



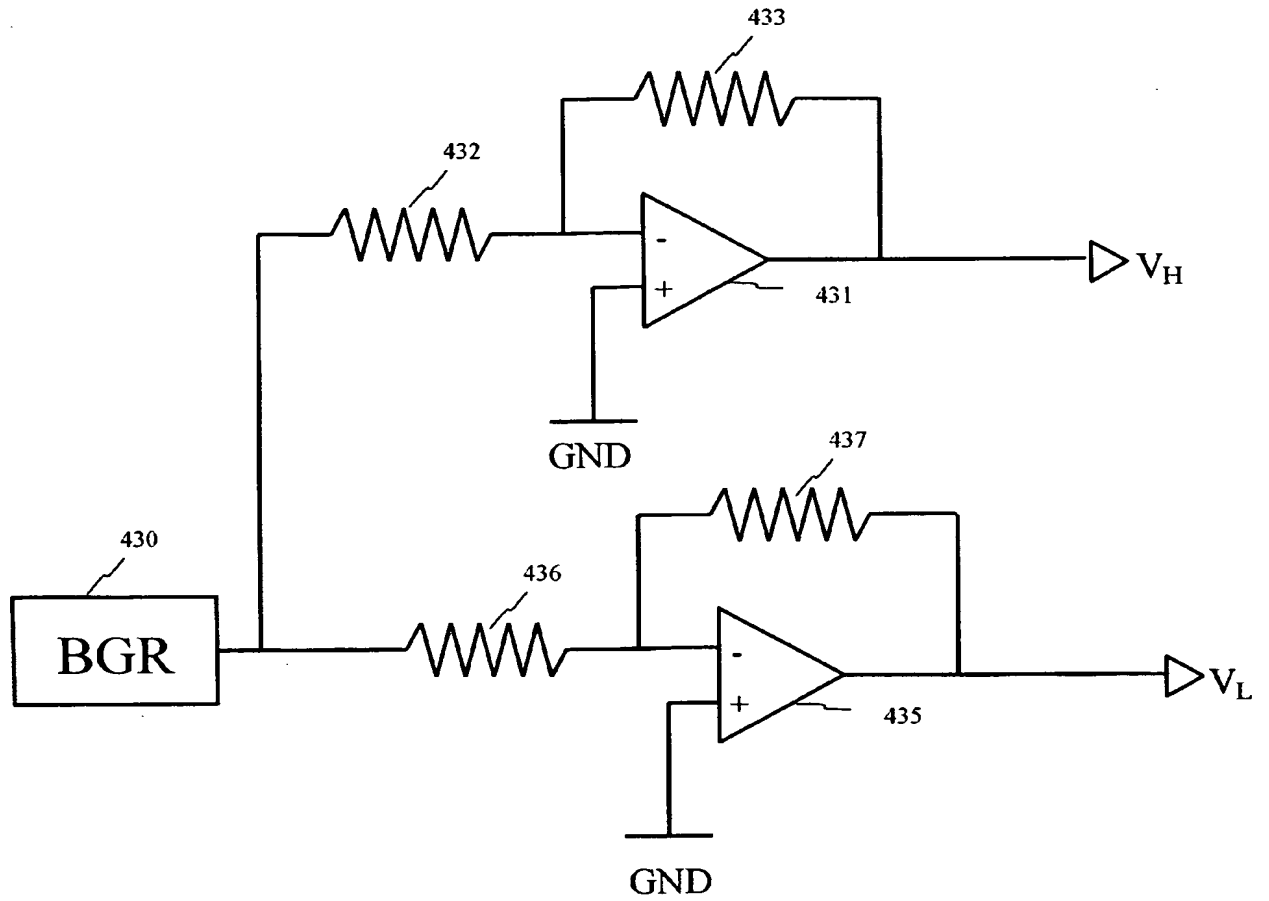
【図 20】



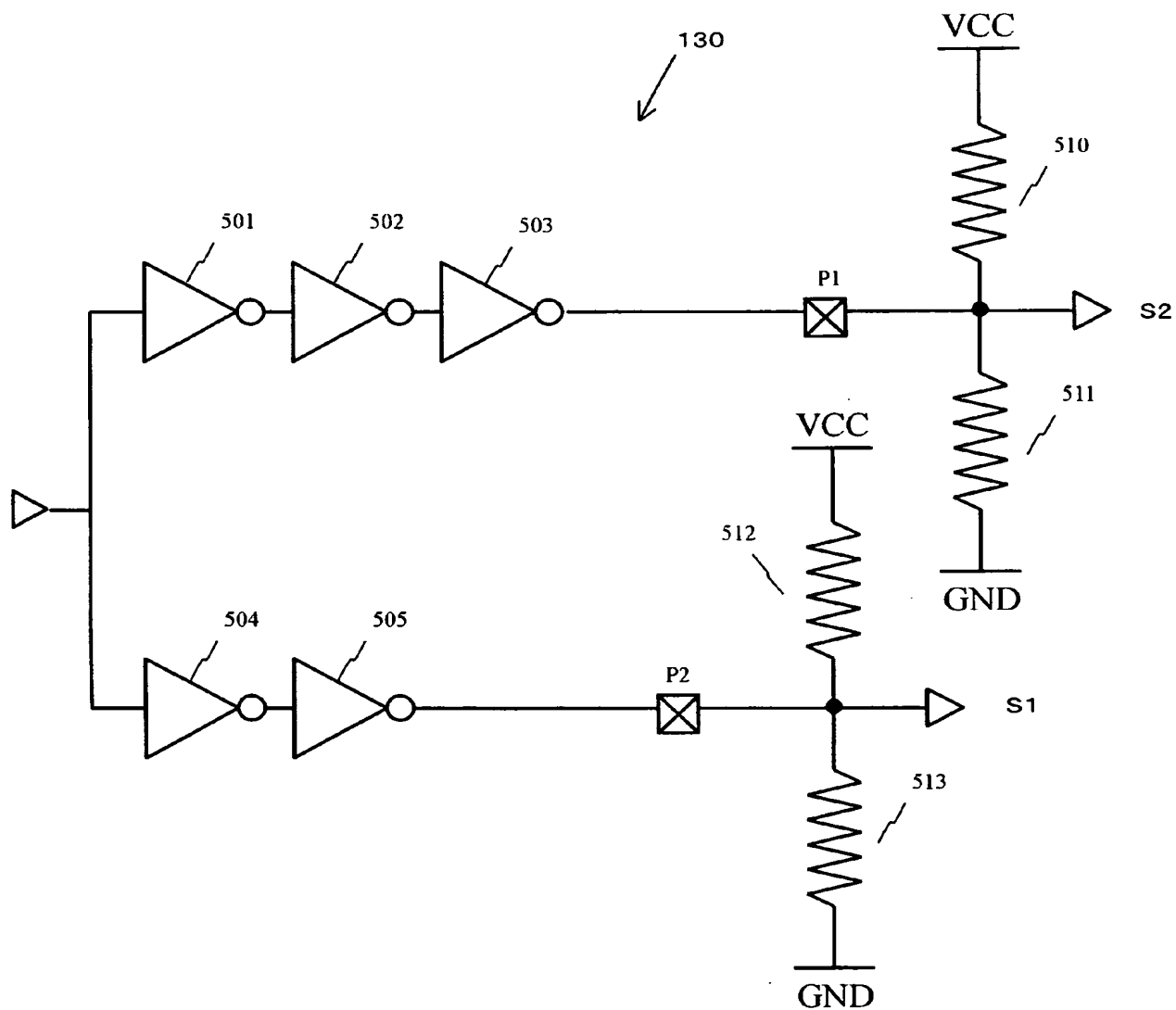
【図 21】



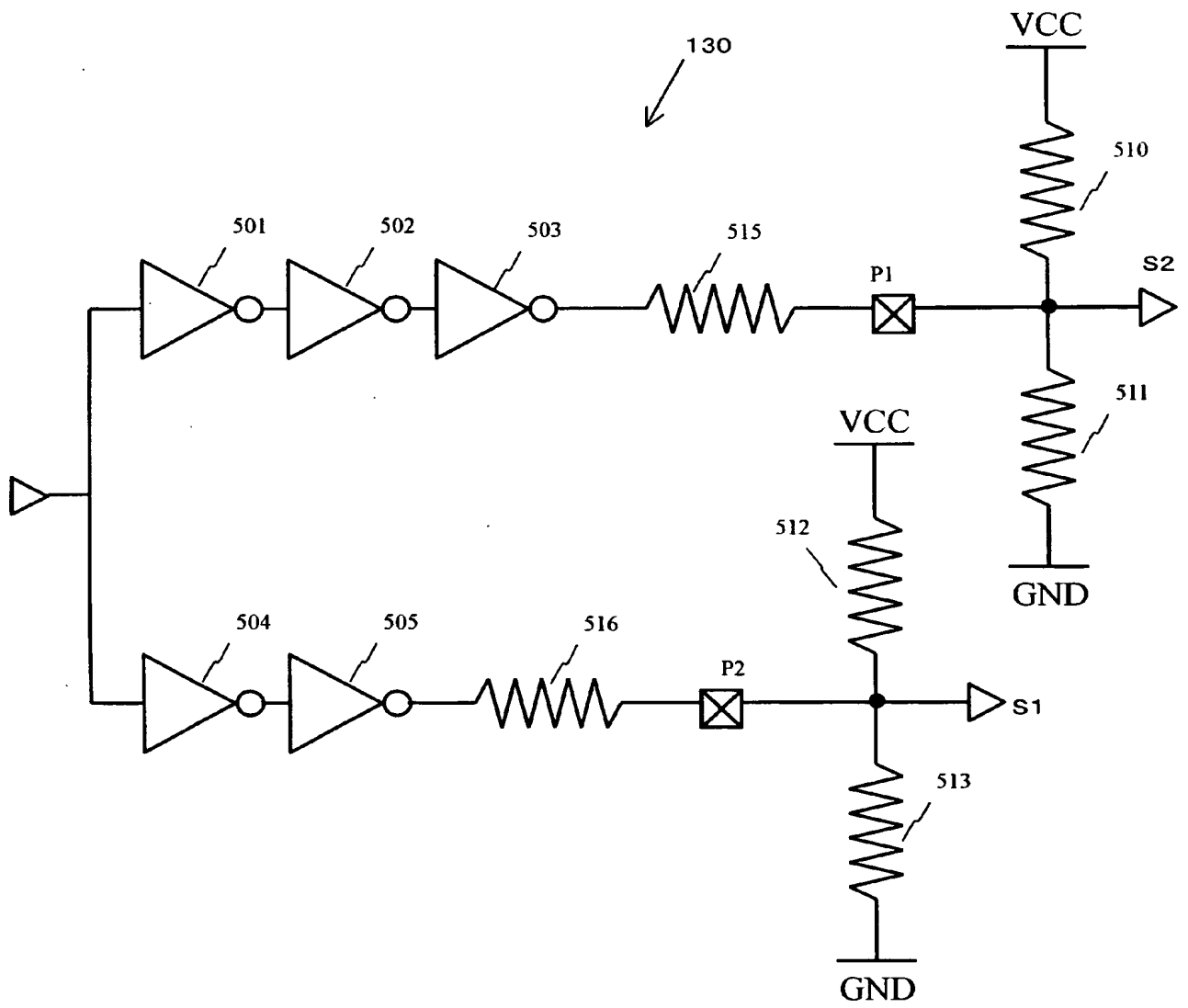
【図 22】



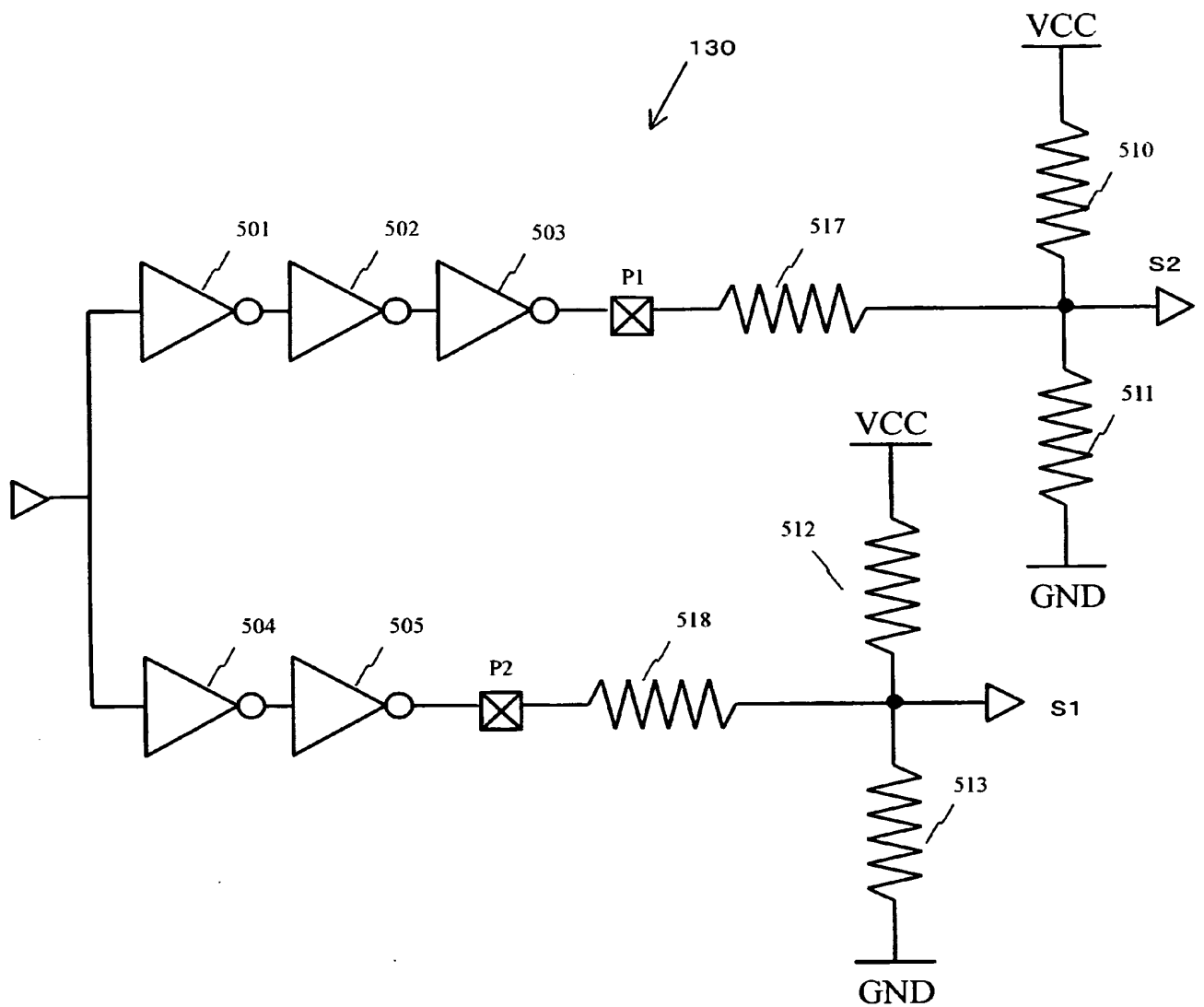
【図 23】



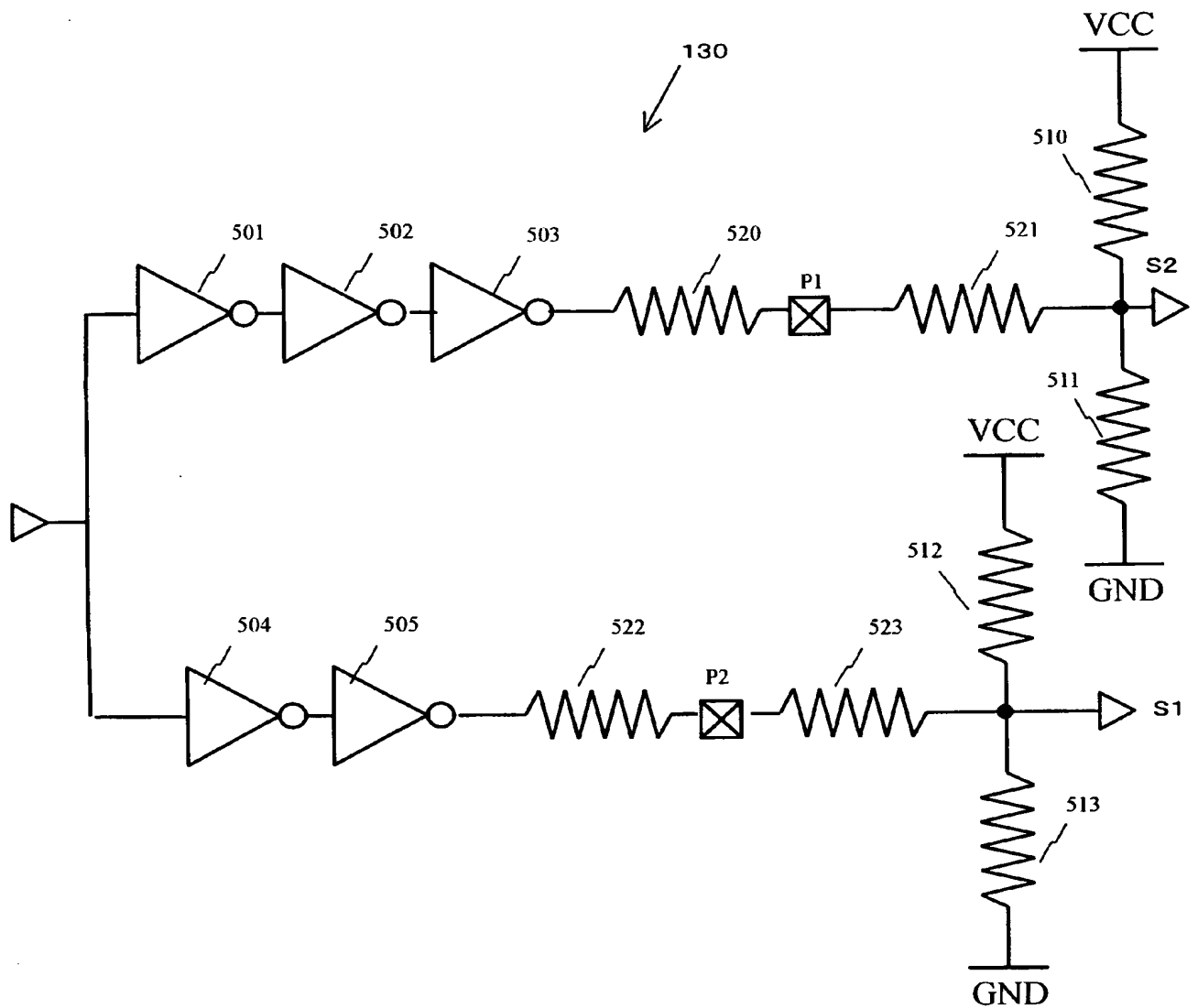
【図 24】



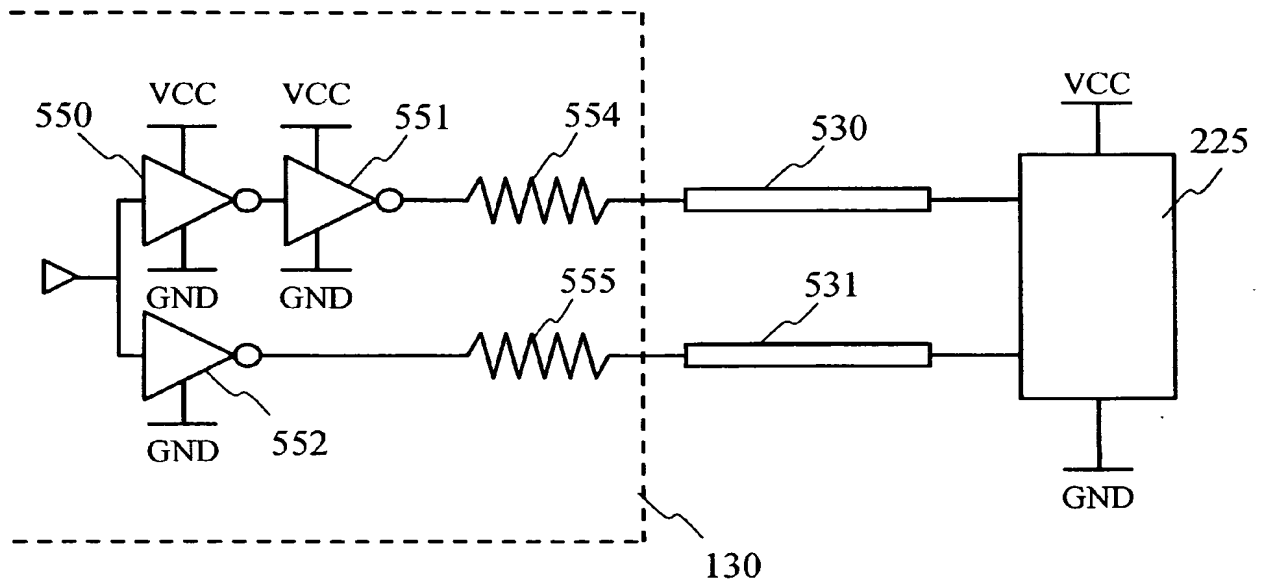
【図 25】



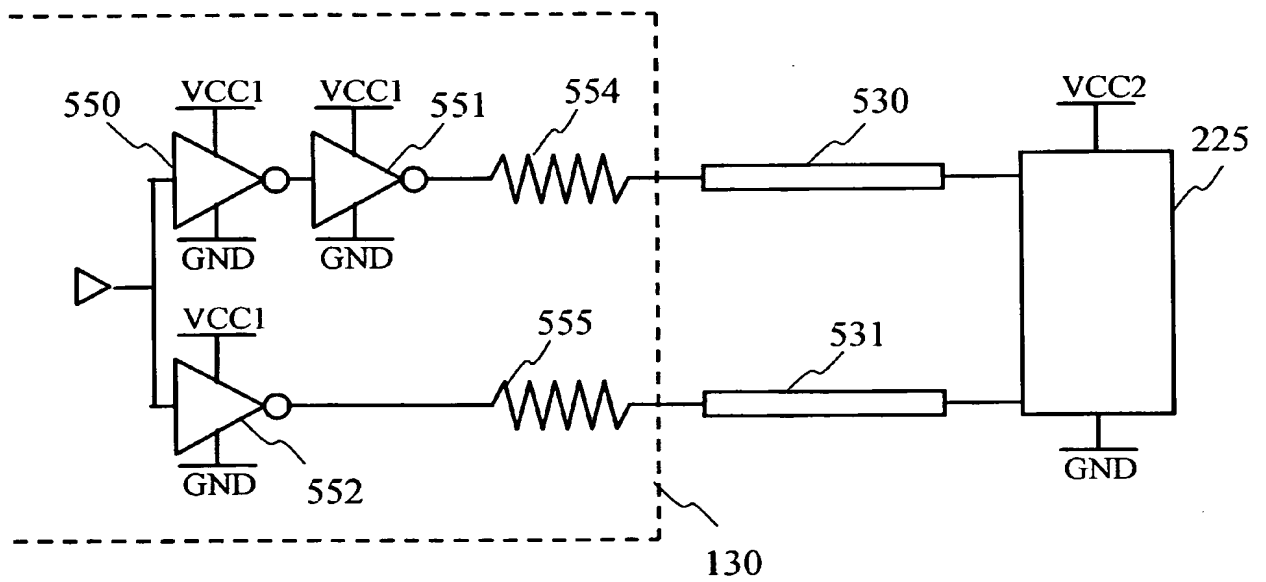
【図 26】



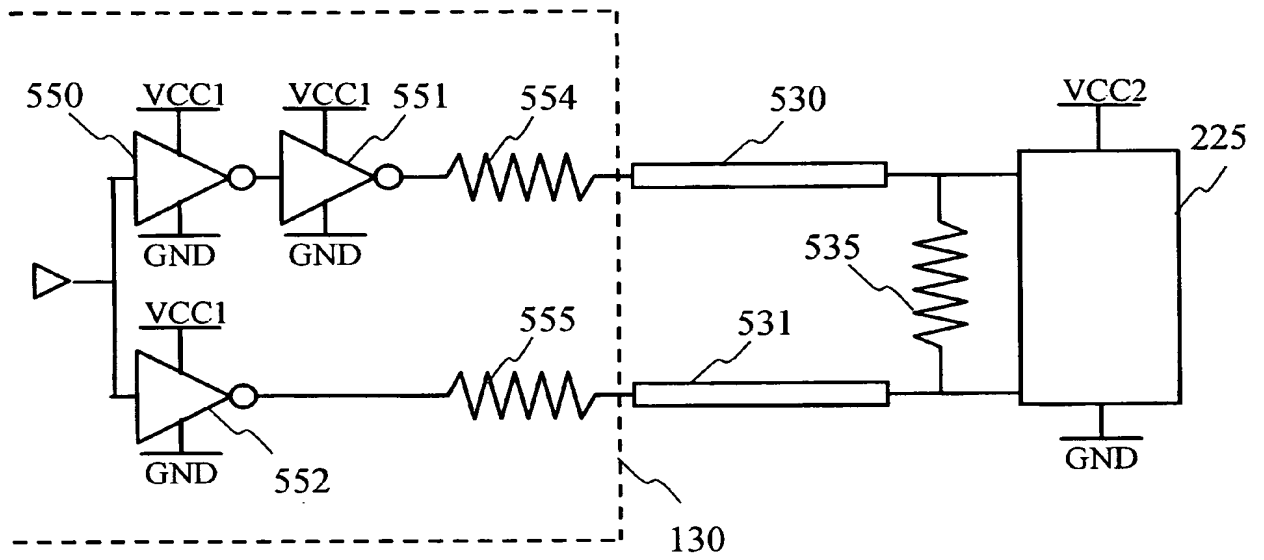
【図 27】



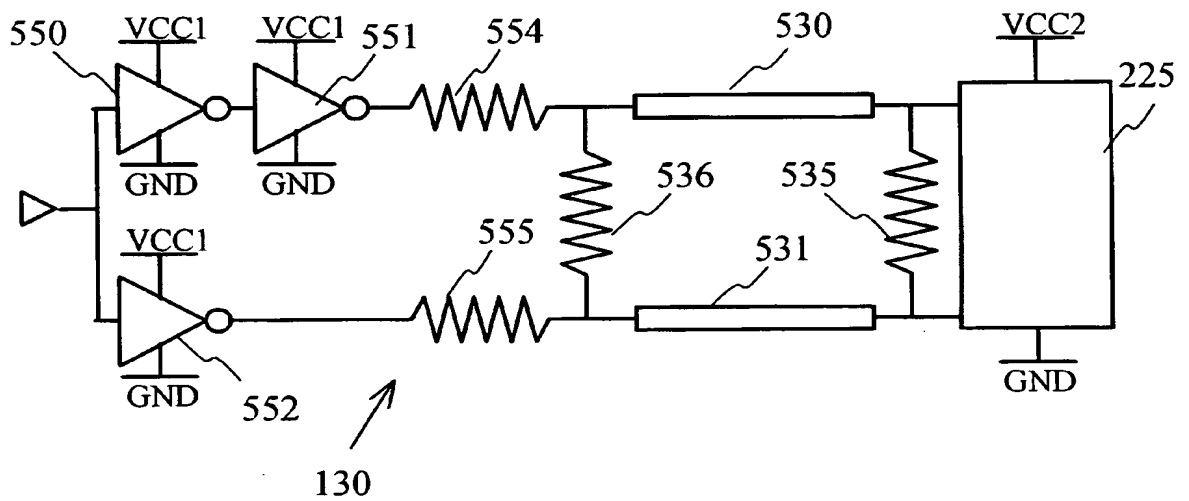
【図 28】



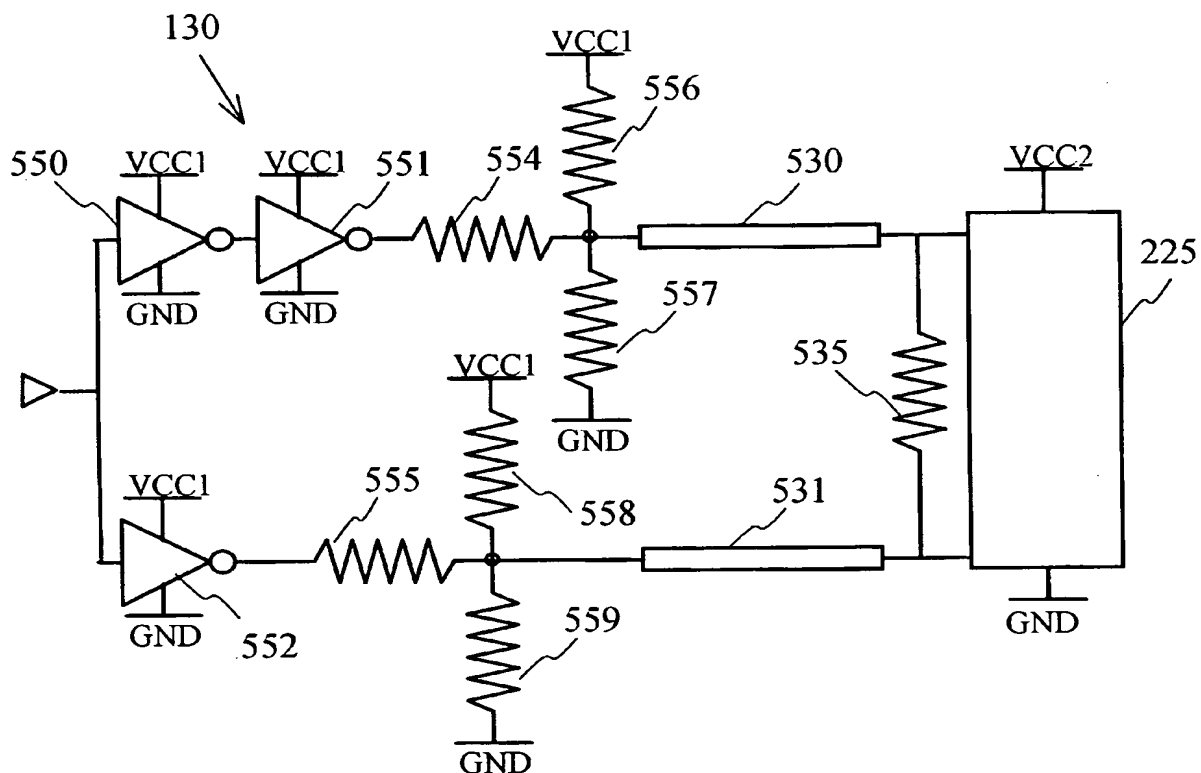
【図 29】



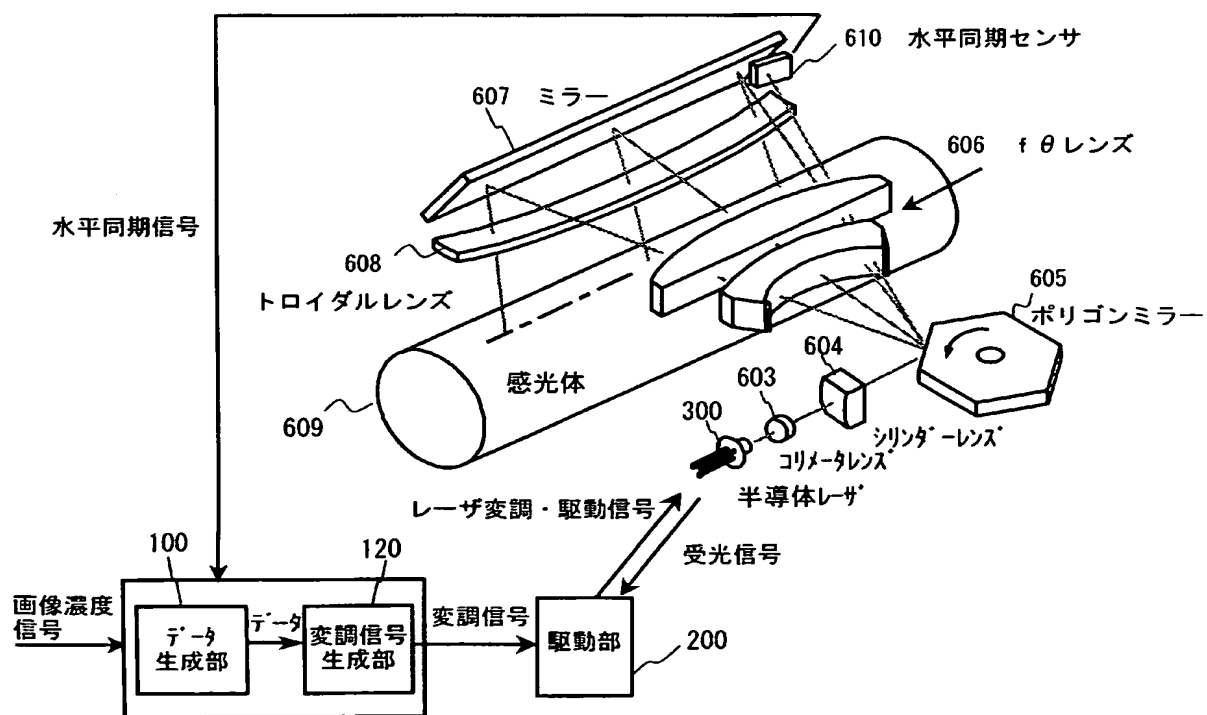
【図 30】



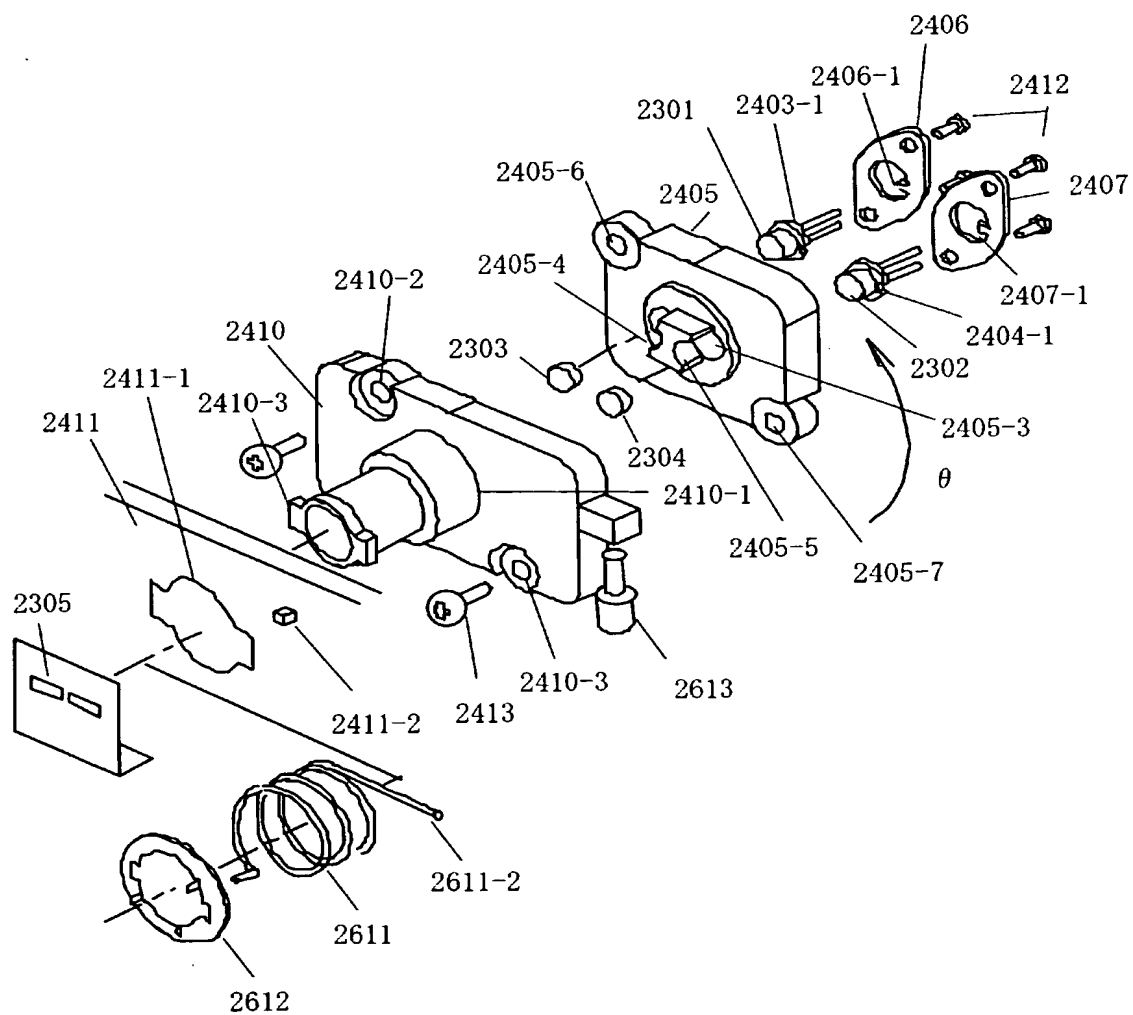
【図 3 1】



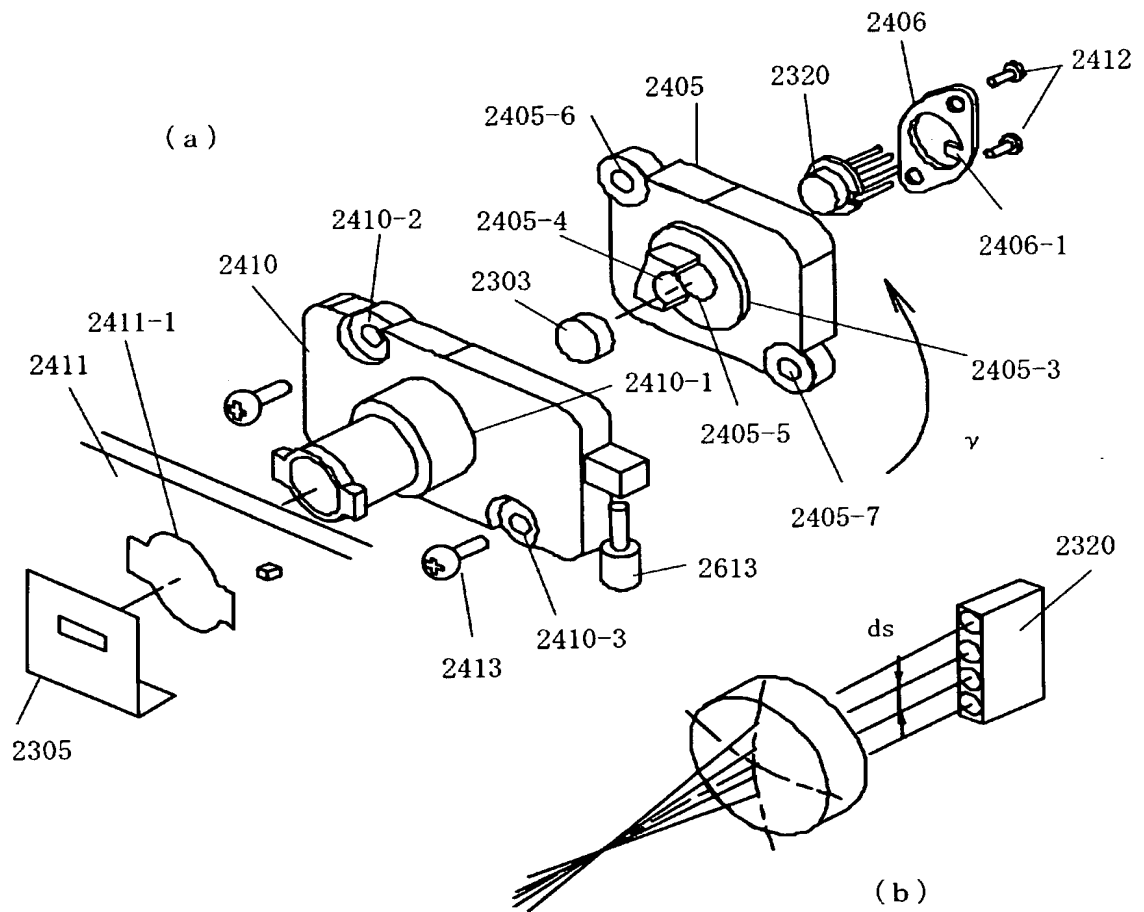
【図 3 2】



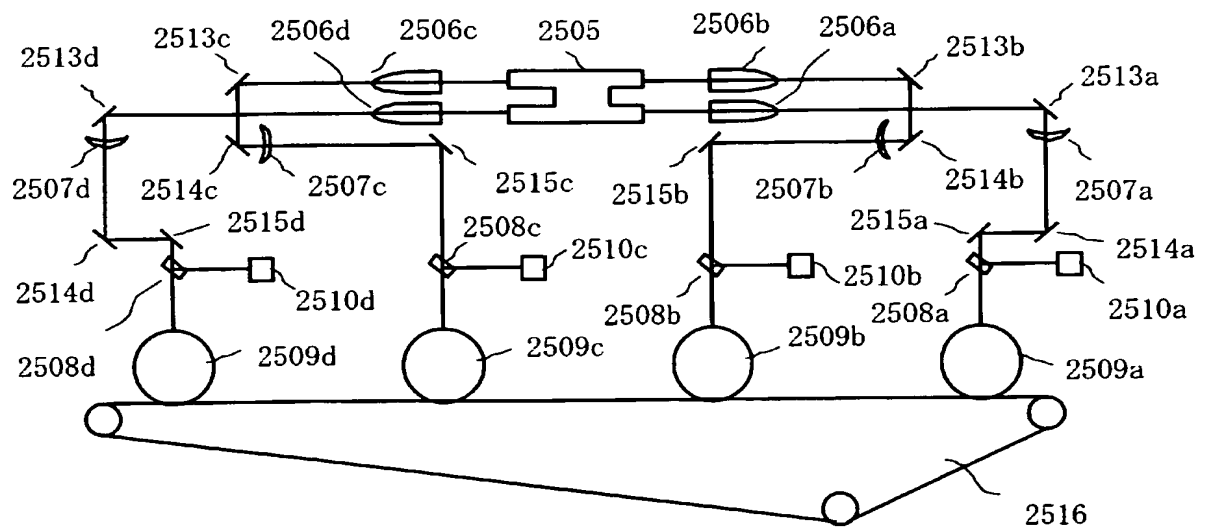
【図 34】



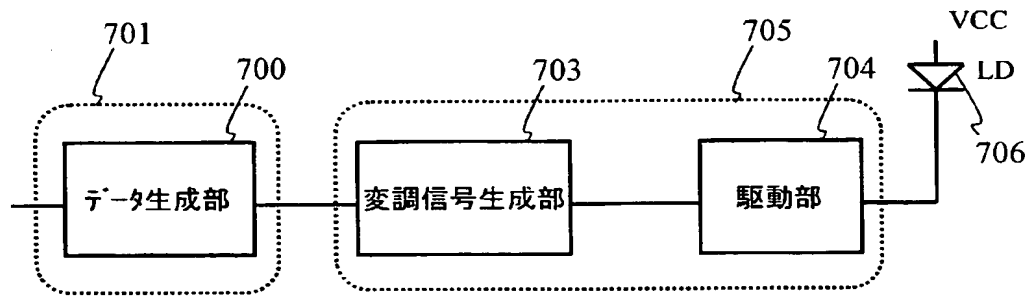
【図 3 5】



【図 3 6】



【図 37】



【書類名】 要約書**【要約】**

【課題】 レーザプリンタなどにおける半導体レーザ数の増加、画像データの信号数の増加に容易に対応可能な光源駆動装置を提供する。

【解決手段】 データ生成部 1 0 0 により生成されるデータ（画像データ）に従って、変調信号生成部 1 2 0 は変調信号を生成し、この変調信号に従って駆動部 2 0 0 は半導体レーザ（光源） 3 0 0 を駆動する。変調信号生成部 1 2 0 は、変調信号を小振幅差動信号として出力する構成を持つ。駆動部 2 0 0 と変調信号生成部 1 2 0 を分離し、変調信号生成部 1 2 0 とデータ生成部 1 0 0 を同一回路基板に実装し、あるいは同一の集積回路として実現する。

【選択図】 図 1

特願 2 0 0 3 - 3 0 7 5 5 4

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 6 7 4 7]

1. 変更年月日

2 0 0 2 年 5 月 1 7 日

[変更理由]

住所変更

住 所

東京都大田区中馬込 1 丁目 3 番 6 号

氏 名

株式会社リコー